

日本国特許庁 05.11.2004
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application: 2003年11月14日

出願番号 Application Number: 特願2003-386022

[ST. 10/C]: [JP2003-386022]

REC'D 23 DEC 2004
WIPO PCT

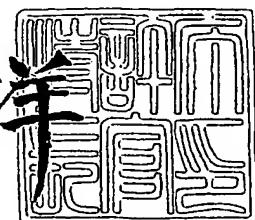
出願人 Applicant(s): 株式会社半導体エネルギー研究所

PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2004年12月13日

特許庁長官
Commissioner,
Japan Patent Office

小川洋



【書類名】 特許願
【整理番号】 P007498
【提出日】 平成15年11月14日
【あて先】 特許庁長官 殿
【発明者】
【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所
所内
【氏名】 神野 洋平
【発明者】
【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所
所内
【氏名】 藤井 嶽
【特許出願人】
【識別番号】 000153878
【氏名又は名称】 株式会社半導体エネルギー研究所
【代表者】 山崎 舜平
【手数料の表示】
【予納台帳番号】 002543
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1

【書類名】特許請求の範囲**【請求項1】**

発光装置の画素毎に少なくともスイッチング用及び駆動用の半導体素子を含み、前記スイッチング用及び駆動用の半導体素子は、基板上に形成されたチタン又は酸化チタンを含む層と、前記層上に形成されたゲート電極層と、前記ゲート電極層上に形成されたゲート絶縁膜と、前記ゲート絶縁膜上に形成された半導体膜と、前記半導体膜上に形成されたソース電極及びドレイン電極と、前記半導体膜のうちチャネル領域となる部分の上方に形成された絶縁膜と、を有し、前記スイッチング用の半導体素子のソース電極又はドレイン電極は、導電体を介して、前記駆動用の半導体素子のゲート電極層と接続されていることを特徴とする発光装置。

【請求項2】

発光装置の画素毎に少なくともスイッチング用及び駆動用の半導体素子を含み、前記スイッチング用及び駆動用の半導体素子は、基板上に形成されたチタン又は酸化チタンを含む層と、前記層上に形成されたゲート電極層と、前記ゲート絶縁膜上に形成された半導体膜と、前記半導体膜上に形成されたソース電極及びドレイン電極と、前記半導体膜のうちチャネル領域となる部分の上方に形成された絶縁膜と、を有し、前記駆動用の半導体素子のゲート電極層の一部の上方には、柱状の導電体が形成されており、前記スイッチング用の半導体素子のソース電極又はドレイン電極は、配線を介して、前記柱状の導電体と接続されていることを特徴とする発光装置。

【請求項3】

請求項1又は2において、前記絶縁膜は、100nm以上の膜厚を有することを特徴とする発光装置。

【請求項4】

請求項1又は2において、前記絶縁膜が形成された部分の半導体膜の膜厚は、他の半導体膜の膜厚よりも薄く、かつ、前記絶縁膜が形成された部分の半導体膜の膜厚は、10nm以上であることを特徴とする発光装置。

【請求項5】

請求項1乃至4のいずれか一項において、前記ゲート電極層は、Ag若しくはCuを含む単層構造、又は両者の積層構造からなることを特徴とする発光装置。

【請求項6】

請求項1乃至4のいずれか一項において、前記ゲート電極層は、Cuを、バッファ層を介してAgで包んだ形状を有する粒子からなり、前記バッファ層は、Ni又はNiB(ニッケルボロン)からなることを特徴とする発光装置。

【請求項7】

請求項1乃至6のいずれか一項において、前記基板と前記ゲート電極層の間に、チタン又は酸化チタンからなる膜が形成されていることを特徴とする発光装置。

【請求項8】

請求項1乃至6のいずれか一項において、

前記絶縁膜は、ポリイミド、アクリル、又はシリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料からなることを特徴とする発光装置。

【請求項 9】

請求項 1 乃至 8 のいずれか一項に記載の発光装置を用いた E L テレビジョン装置。

【請求項 10】

発光装置の画素毎に少なくともスイッチング用及び駆動用の半導体素子を有する発光装置の作製方法であって、

基板上に第 1 の導電材料を含む組成物を吐出することによりゲート電極層を形成する工程と、

前記ゲート電極層上にゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上に半導体膜を形成する工程と、

前記半導体膜上に一導電型の不純物元素を含む半導体膜を形成する工程と、

前記一導電型の不純物元素を含む半導体膜上に、第 2 の導電材料を含む組成物を吐出することにより、ソース電極及びドレイン電極を形成する工程と、

前記ソース電極及びドレイン電極をマスクとして、前記一導電型の不純物元素を含む半導体膜の一部を除去することにより、ソース領域及びドレイン領域を形成する工程と、

前記半導体膜のうちチャネル領域となる部分の上方に、絶縁膜を形成する工程と、

前記ソース電極、ドレイン電極及び前記絶縁膜をマスクとして、前記半導体膜の一部を除去することにより、島状半導体膜を形成する工程と、

によってスイッチング用及び駆動用の半導体素子を形成し、

前記駆動用の半導体素子のゲート電極層上に存在するゲート絶縁膜の少なくとも一部を除去することにより、コンタクトホールを形成し、

前記コンタクトホールを介して、第 3 の導電材料を含む組成物を吐出することにより、前記ソース電極又はドレイン電極と、前記他の半導体素子のゲート電極層とを接続するための配線を形成することを特徴とする発光装置の作製方法。

【請求項 11】

発光装置の画素毎に少なくともスイッチング用及び駆動用の半導体素子を有する発光装置の作製方法であって、

基板上に第 1 の導電材料を含む組成物を吐出することによりゲート電極層を形成する工程と、

前記ゲート電極層上にゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上に半導体膜を形成する工程と、

前記半導体膜上に一導電型の不純物元素を含む半導体膜を形成する工程と、

前記一導電型の不純物元素を含む半導体膜上に、第 2 の導電材料を含む組成物を吐出することにより、ソース電極及びドレイン電極を形成する工程と、

前記ソース電極及びドレイン電極をマスクとして、前記一導電型の不純物元素を含む半導体膜の一部を除去することにより、ソース領域及びドレイン領域を形成する工程と、

前記半導体膜のうちチャネル領域となる部分の上方に、絶縁膜を形成する工程と、

前記ソース電極、ドレイン電極及び前記絶縁膜をマスクとして、前記半導体膜の一部及び前記ゲート絶縁膜の一部を除去することにより、島状半導体膜及び島状ゲート絶縁膜を形成する工程と、

によってスイッチング用及び駆動用の半導体素子を形成し、

他の半導体素子のゲート電極層上に存在するゲート絶縁膜の少なくとも一部を除去することにより、コンタクトホールを形成し、

前記コンタクトホールを介して、第 3 の導電材料を含む組成物を吐出することにより、前記ソース電極又はドレイン電極と、前記他の半導体素子のゲート電極層とを接続するための配線を形成することを特徴とする発光装置の作製方法。

【請求項 12】

発光装置の画素毎に少なくともスイッチング用及び駆動用の半導体素子を有する発光装置の作製方法であって、

基板上に第1の導電材料を含む組成物を吐出することによりゲート電極層を形成する工程と、

前記ゲート電極層上にゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上に半導体膜を形成する工程と、

前記半導体膜上に一導電型の不純物元素を含む半導体膜を形成する工程と、

前記一導電型の不純物元素を含む半導体膜上に、第2の導電材料を含む組成物を吐出することにより、ソース電極及びドレイン電極を形成する工程と、

前記ソース電極及びドレイン電極をマスクとして、前記一導電型の不純物元素を含む半導体膜の一部を除去することにより、ソース領域及びドレイン領域を形成する工程と、

前記半導体膜のうちチャネル領域となる部分の上方に、絶縁膜を形成する工程と、

前記ソース電極、ドレイン電極及び前記絶縁膜をマスクとして、前記半導体膜の一部を除去することにより、島状半導体膜を形成する工程と、

によってスイッチング用及び駆動用の半導体素子を形成し、

他の半導体素子のゲート電極層の一部の上方には、前記ゲート絶縁膜を形成する前に、第1の導電材料と同一又は異なる導電材料を含む組成物を吐出することにより、柱状の導電体を形成し、

第3の導電材料を含む組成物を吐出することにより、ソース電極又はドレイン電極と、前記柱状の導電体とを接続する配線を形成することを特徴とする発光装置の作製方法。

【請求項13】

発光装置の画素毎に少なくともスイッチング用及び駆動用の半導体素子を有する発光装置の作製方法であって、

基板上に第1の導電材料を含む組成物を吐出することによりゲート電極層を形成する工程と、

前記ゲート電極層上にゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上に半導体膜を形成する工程と、

前記半導体膜上に一導電型の不純物元素を含む半導体膜を形成する工程と、

前記一導電型の不純物元素を含む半導体膜上に、第2の導電材料を含む組成物を吐出することにより、ソース電極及びドレイン電極を形成する工程と、

前記ソース電極及びドレイン電極をマスクとして、前記一導電型の不純物元素を含む半導体膜の一部を除去することにより、ソース領域及びドレイン領域を形成する工程と、

前記半導体膜のうちチャネル領域となる部分の上方に、絶縁膜を形成する工程と、

前記ソース電極、ドレイン電極及び前記絶縁膜をマスクとして、前記半導体膜の一部及び前記ゲート絶縁膜の一部を除去することにより、島状半導体膜及び島状ゲート絶縁膜を形成する工程と、

によってスイッチング用及び駆動用の半導体素子を形成し、

他の半導体素子のゲート電極層の一部の上方には、前記ゲート絶縁膜を形成する前に、第1の導電材料と同一又は異なる導電材料を含む組成物を吐出することにより、柱状の導電体を形成し、

第3の導電材料を含む組成物を吐出することにより、ソース電極又はドレイン電極と、前記柱状の導電体とを接続する配線を形成することを特徴とする発光装置の作製方法。

【請求項14】

発光装置の画素毎に少なくともスイッチング用及び駆動用の半導体素子を有する発光装置の作製方法であって、

基板上に第1の導電材料を含む組成物を吐出することによりゲート電極層を形成する工程と、

前記ゲート電極層上にゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上に半導体膜を形成する工程と、

前記半導体膜上に一導電型の不純物元素を含む半導体膜を形成する工程と、

前記一導電型の不純物元素を含む半導体膜上に、第2の導電材料を含む組成物を吐出することにより、ソース電極及びドレイン電極を形成する工程と、

前記ソース電極及びドレイン電極をマスクとして、前記一導電型の不純物元素を含む半導体膜の一部を除去することにより、ソース領域及びドレイン領域を形成する工程と、

前記半導体膜のうちチャネル領域となる部分の上方に、絶縁膜を形成する工程と、

前記ソース電極、ドレイン電極及び前記絶縁膜をマスクとして、前記半導体膜の一部を除去することにより、島状半導体膜を形成する工程と、

によってスイッチング用及び駆動用の半導体素子を形成し、

前記ソース電極又はドレイン電極に接して、第3の導電材料を含む組成物を吐出することにより、ソース電極又はドレイン電極に接続する配線を形成し、

前記配線をマスクとして、他の半導体素子のゲート電極層上に存在するゲート絶縁膜の少なくとも一部を除去することにより、コンタクトホールを形成し、

前記コンタクトホールに第4の導電材料を含む組成物を吐出することにより、前記配線と及び前記他の半導体素子のゲート電極層とを接続するための導電体を形成することを特徴とする発光装置の作製方法。

【請求項15】

発光装置の画素毎に少なくともスイッチング用及び駆動用の半導体素子を有する発光装置の作製方法であって、

基板上に第1の導電材料を含む組成物を吐出することによりゲート電極層を形成する工程と、

前記ゲート電極層上にゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上に半導体膜を形成する工程と、

前記半導体膜上に一導電型の不純物元素を含む半導体膜を形成する工程と、

前記一導電型の不純物元素を含む半導体膜上に、第2の導電材料を含む組成物を吐出することにより、ソース電極及びドレイン電極を形成する工程と、

前記ソース電極及びドレイン電極をマスクとして、前記一導電型の不純物元素を含む半導体膜の一部を除去することにより、ソース領域及びドレイン領域を形成する工程と、

前記半導体膜のうちチャネル領域となる部分の上方に、絶縁膜を形成する工程と、

前記ソース電極、ドレイン電極及び前記絶縁膜をマスクとして、前記半導体膜の一部及び前記ゲート絶縁膜の一部を除去することにより、島状半導体膜及び島状ゲート絶縁膜を形成する工程と、

によってスイッチング用及び駆動用の半導体素子を形成し、

前記ソース電極又はドレイン電極に接して、第3の導電材料を含む組成物を吐出することにより、ソース電極又はドレイン電極に接続する配線を形成し、

前記配線をマスクとして、他の半導体素子のゲート電極層上に存在するゲート絶縁膜の少なくとも一部を除去することにより、コンタクトホールを形成し、

前記コンタクトホールに第4の導電材料を含む組成物を吐出することにより、前記配線と及び前記他の半導体素子のゲート電極層とを接続するための導電体を形成することを特徴とする発光装置の作製方法。

【請求項16】

請求項10乃至15のいずれか一項において、

前記第1乃至第3の導電材料のうち少なくとも一は、Ag又はCuを含むことを特徴とする発光装置の作製方法。

【請求項17】

請求項10乃至15のいずれか一項において、

前記第1乃至第3の導電材料のうち少なくとも一は、Cuを、バッファ層を介してAgで包んだ形状を有する粒子からなり、

前記バッファ層は、Ni又はNiB(ニッケルボロン)からなることを特徴とする発光装置の作製方法。

【請求項18】

請求項 14 又は 15 において、
前記第 4 の導電材料は、Ag 又は Cu を含むことを特徴とする発光装置の作製方法。

【請求項 19】

請求項 10 乃至 18 のいずれか一項において、

前記絶縁膜は、ポリイミド、アクリル、又はシリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料からなることを特徴とする発光装置の作製方法。

【請求項 20】

請求項 10 乃至 19 のいずれか一項において、

少なくとも前記島状半導体膜に接して、前記絶縁膜と同一又は異なる材料からなる絶縁膜を形成することを特徴とする発光装置の作製方法。

【請求項 21】

請求項 10 乃至 20 のいずれか一項において、

前記ゲート電極層を形成する前に、前記基板のうち少なくとも前記ゲート電極層が形成される部分に対し、チタン又は酸化チタンを形成することを特徴とする発光装置の作製方法。

【請求項 22】

請求項 10 乃至 20 のいずれか一項において、

前記ゲート電極層を形成する前に、前記基板のうち少なくとも前記ゲート電極層が形成される部分に対し、ポリイミド、アクリル、又はシリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料からなる膜を形成することを特徴とする発光装置の作製方法。

【請求項 23】

請求項 10 乃至 20 のいずれか一項において、

前記ゲート電極層を形成する前に、前記基板のうち少なくとも前記ゲート電極層が形成される部分に対し、大気圧プラズマ処理を行うことを特徴とする発光装置の作製方法。

【請求項 24】

請求項 10 乃至 23 のいずれか一項において、

前記基板の面積は、(250~350mm) × (300~400mm) であることを特徴とする発光装置の作製方法。

【請求項 25】

請求項 10 乃至 24 のいずれか一項に記載の発光装置の作製方法を用いて作製されたEL テレビジョン装置。

【書類名】明細書

【発明の名称】発光装置及びその作製方法

【技術分野】

【0001】

本発明は、インクジェット法に代表される液滴吐出法を用いた半導体素子及びその作製方法、特にELディスプレイに代表される発光装置に用いられる半導体素子及びその作製方法に関するものである。

【背景技術】

【0002】

半導体素子の作製において、設備の低コスト化、工程の簡略化を目的として、半導体素子に用いられる薄膜や配線のパターン形成に、液滴吐出装置を用いることが検討されている。

【0003】

その際、半導体素子を構成するゲート電極、走査線、信号線、画素電極等の各種配線等の形成にあたっては、液滴吐出装置のノズルから導電材料を溶媒に溶解又は分散させた組成物を、基板や膜の上方に吐出することによって該各種配線を直接描画するようにして形成する方法が用いられていた（特許文献1参照）。

【特許文献1】特開2003-126760

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかし、アクティブマトリクス型のELディスプレイに代表される発光装置に用いられる薄膜トランジスタ（TFT）等の半導体素子を作製するにあたっては、従来の成膜工程及びパターニング、エッチング工程の繰り返しによって作製されるTFTとは異なった、液滴吐出法に最適な構造及び工程の確立が求められている。特に、TFTが形成される基板のサイズが一辺1mを超えるものから、量数畳分へと移行して行くにつれて、液滴吐出法を用いて作製される半導体素子の構造及び工程の簡略化が求められている。

【0005】

特に、有機化合物又は無機化合物を含む層からなる発光素子（代表的にはエレクトロルミネンス（EL：Electro Luminescence）を利用した発光素子）を、薄膜トランジスタ（TFT）で駆動させる場合、画素領域に設けられるスイッチング用TFTのON電流のバラツキを抑えるため、駆動用TFTを備えた、少なくとも2トランジスタ型の構造が必要となるため、大型基板へ移行するにつれ、半導体素子の構造及び工程の簡略化は喫緊の課題となっている。

【0006】

ここで、上記発光素子は、一对の電極間にキャリア輸送特性の異なる有機化合物又は無機化合物を含む発光層を積層し、一方の電極からは正孔を注入し、他方の電極からは電子を注入できるように形成され、一方の電極から注入された正孔と、他方の電極から注入された電子とが再結合して発光中心を励起して、それが基底状態に戻るときに光を放出する現象を利用した素子である。発光素子を順積みにした場合の、画素の回路構成を図1（B）に示す。ここで、順積みとは、駆動用TFT1602の画素電極が正孔注入電極（陽極）となる場合をいう。

【0007】

また、図1（B）の1601はスイッチング用TFTであり、画素へ流れる電流のON/OFFを制御するものである。ここで、図1（B）からも分かるように、スイッチング用TFT1601のドレン配線（又はソース配線）は、駆動用TFT1602のゲート電極層と接続された構成となるが、ゲート電極層とソース、ドレン配線（2nd配線、2ndメタル等とも呼ばれる。）との間には、ゲート絶縁膜や半導体層が存在するため、駆動用TFT1602のゲート電極層1609と、スイッチング用TFT1601のドレン配線1608とは、コンタクトホールのような開孔部1610を介して、電気的に接

続する必要があるため（図1（A）参照）、工程が複雑となり、スループットや歩留まりの低下が課題となっていた。なお、発光素子を逆積み（駆動用TFT1602の画素電極が電子注入電極（陰極）となる場合）とした場合（図2参照）においても、同様の課題を有している。

【0008】

本発明は、上記課題を解決すべく、積極的に液滴吐出法を用いるに適した発光装置に用いられる半導体素子の構造を提案し、また、その半導体素子を作製するための簡略化されたプロセスを提案するものである。これによって、あらゆる面積の基板に対応でき、しかも、高スループット、高歩留まり、短縮されたタクトタイムで、安定性の高い半導体素子を作製することができる。

【課題を解決するための手段】

【0009】

上述した課題を解決すべく、本発明においては以下の構成を備えている。

【0010】

本発明に係る発光装置は、発光装置の画素毎に少なくともスイッチング用及び駆動用の半導体素子を含み、前記スイッチング用及び駆動用の半導体素子は、基板上に形成されたチタン又は酸化チタンを含む層と、前記層上に形成されたゲート電極層と、前記ゲート電極層上に形成されたゲート絶縁膜と、前記ゲート絶縁膜上に形成された半導体膜と、前記半導体膜上に形成されたソース電極及びドレイン電極と、前記半導体膜のうちチャネル領域となる部分の上方に形成された絶縁膜と、を有し、前記スイッチング用の半導体素子のソース電極又はドレイン電極は、導電体を介して、前記駆動用の半導体素子のゲート電極層と接続されていることを特徴としている。

【0011】

また、本発明の特徴の一つとして、基板上にゲート電極層を形成する前に、基板上の少なくともゲート電極層が形成される部分に対して、前処理を行うことを特徴としている。前処理としては、チタン、酸化チタン等を含む層の形成のほか、ポリイミド、アクリル、又はシリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料からなる膜の形成、プラズマ処理等が挙げられる。なお、プラズマ処理の場合には、大気圧下で行うことが望ましい。

【0012】

また、他の構成として、前記絶縁膜は、チャネル保護膜としての機能を果たすため、好ましくは100nm以上、さらに好ましくは200nm以上の膜厚を有していることを特徴としている。また、該絶縁膜は積層構造としてもよい。例えば、下層を窒化珪素膜のようなCVD法やスパッタ法で形成可能な膜とし、上層をポリイミド、アクリルや、シロキサン等の耐熱性樹脂のような液滴吐出法で形成可能な膜とすることができる。また、上下層とも、液滴吐出法で形成可能な膜としてもよい。また、前記絶縁膜が形成された部分の半導体膜の膜厚が、他の半導体膜の膜厚よりも薄くすることを特徴としている。また、十分に大きなチャネル移動度を確保するため、前記絶縁膜が形成された部分の半導体膜の膜厚は、5nm以上、好ましくは10nm以上、さらに好ましくは50nm以上を有していることを特徴としている。

【0013】

また、他の構成として、コンタクトホールを開孔すべき駆動TFTのゲート電極層上に、予め柱状の導電体（ピラー、プラグ等とも呼ばれる。）が形成されていることを特徴としている。

【0014】

また、本発明に係る発光装置の作製方法は、基板上に第1の導電材料を含む組成物を吐出することによりゲート電極層を形成する工程と、前記ゲート電極層上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に半導体膜を形成する工程と、前記半導体膜上に一導電型の不純物元素を含む半導体膜を形成する工程と、前記一導電型の不純物元素を含む

半導体膜上に、第2の導電材料を含む組成物を吐出することにより、ソース電極及びドレン電極を形成する工程と、前記ソース電極及びドレン電極をマスクとして、前記一導電型の不純物元素を含む半導体膜の一部を除去することにより、ソース領域及びドレン領域を形成する工程と、前記半導体膜のうちチャネル領域となる部分の上方に、絶縁膜を形成する工程と、前記ソース電極、ドレン電極及び前記絶縁膜をマスクとして、残存する前記半導体膜の一部を除去することにより、島状半導体膜を形成する工程と、によってスイッチング用及び駆動用の半導体素子を形成し、前記駆動用の半導体素子のゲート電極層上に存在するゲート絶縁膜の少なくとも一部を除去することにより、コンタクトホールを形成し、前記コンタクトホールを介して、第3の導電材料を含む組成物を吐出することにより、前記ソース電極又はドレン電極と、前記他の半導体素子のゲート電極層とを接続するための配線を形成することを特徴としている。

【0015】

すなわち、まず、基板上に液滴吐出法を用いてゲート電極層を形成し、さらにゲート絶縁膜、半導体膜、一導電型の不純物元素を含む半導体膜（以下、単に「一導電型半導体膜」という。）を、CVD法やスパッタ法等の薄膜形成法によって積層形成した後、液滴吐出法を用いてソース電極及びドレン電極を形成する。次に、該ソース電極及びドレン電極をマスクとして、露出した一導電型半導体膜をエッティング等によって除去することにより、ソース領域及びドレン領域を形成する。次に、半導体膜のチャネル領域となる部分が除去されるのを防止するため、液滴吐出法等で形成可能な絶縁膜で該部分を覆っておく。ここで、該絶縁膜はチャネル保護膜として機能する。さらに、ソース電極、ドレン電極及び該絶縁膜をマスクとして、露出した半導体膜をエッティング等によって除去することによって島状半導体膜を形成する。以上の工程を経て、チャネル保護膜を有する半導体素子を得ることができ、さらにソース電極又はドレン電極に画素電極を接続し、液晶素子や有機EL等を用いた発光素子を設けることで、所望の液晶表示装置や、発光装置を得ることができる。

【0016】

また、本発明の他の構成としては、上記発明において、基板上に第1の導電材料を含む組成物を吐出する前に、基板上の少なくともゲート電極層が形成される部分に対して、前処理を行うことを特徴としている。前処理としては、チタン、酸化チタン等を含む層の形成、ポリイミド、アクリル、又はシリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料からなる膜の形成、プラズマ処理等が挙げられる。なお、プラズマ処理の場合には、大気圧下で行うことが望ましい。

【0017】

また、本発明の他の構成としては、上記発明において、ソース領域及びドレン領域を形成した後、前記ソース電極及びドレン電極上に、第1の絶縁膜をCVD法又はスパッタ法によって形成し、前記半導体膜のうちチャネル領域となる部分の上方で、かつ第1の絶縁膜上に、第2の絶縁膜を液滴吐出法によって形成し、チャネル保護膜として機能する絶縁膜を2層構造とすることを特徴としている。ここで、第2の絶縁膜は、チャネル保護膜として機能するのみならず、CVD法等によって基板全面に形成された第1の保護膜を除去する際のマスクとしても機能する。なお、第1の絶縁膜としては、珪素を含む絶縁膜を用いることができるが、好ましくは、窒化珪素膜を用いるのがよい。また、第2の絶縁膜としては、液滴吐出法で選択的に形成可能な絶縁膜であれば種類は問わないが、ポリイミド、アクリル、又はシリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料からなる膜を用いることが望ましい。なお、該絶縁膜は2層構造に限らず、3層以上に積層させてもよい。

【0018】

ここで、シリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも

一種を有する材料は、シロキサン系樹脂と呼ばれ、耐熱性平坦化膜又は耐熱性層間膜（H R I L ; Heat Resistant Interlayer）の一種である。以後、耐熱性平坦化膜、耐熱性層間膜、耐熱性樹脂又はH R I L と言うときは、シロキサン系樹脂を含むものとする。

【0019】

なお、上記導電材料や絶縁膜を形成する際に用いる液滴吐出法としては、インクジェット法のみならず、形成する膜の性質に応じて、オフセット印刷法や、スクリーン印刷法を採用しても構わない。

【発明の効果】

【0020】

従来は、島状半導体膜を形成してから一導電型半導体膜をエッチング除去し、ソース領域及びドレイン領域を形成していたため、島状半導体膜を形成する際に、レジストマスクを設けることが必須であった。それに対し本発明は、上記方法を用いて、ソース領域及びドレイン領域を形成した後に、チャネル領域となる部分をチャネル保護膜として機能する絶縁膜で覆い、島状半導体膜を形成しているため、レジストマスクを設ける必要がなく、工程を簡略化することができる。このように、本発明は、ソース電極及びドレイン電極のメタルマスクを用いて一導電型半導体膜を除去し、ソース領域及びドレイン領域を形成するというチャネルエッチ型特有の方法と、その後、チャネル領域が除去されるのを防ぐためにチャネル保護膜を形成するというチャネル保護型特有の方法とを混合させた、新たなタイプの半導体素子の形成手段を有することを特徴としている。そして、本発明は、上記構成を備えていることにより、レジストマスクを全く用いることなく、ソース電極及びドレイン電極のメタルマスクのみで半導体素子を作製することができる。

【0021】

また、基板上に第1の導電材料を含む組成物を吐出する前に、基板上の少なくともゲート電極層が形成される部分に対して、酸化チタン（TiO_x）形成等の前処理を行うことによって、基板と液滴吐出法によって吐出形成されたゲート電極層等の導電膜との密着性を高めることができる。

【0022】

また、駆動用TFTのゲート電極層と、スイッチング用TFTのドレイン電極とを接続する際に、駆動用TFTのゲート電極層上にピラーを形成しておくことで、コンタクトホール開孔を行わずに、スイッチング用TFTのドレイン電極と接続することができる。

【0023】

また、駆動用TFTのゲート電極層と、スイッチング用TFTのドレイン電極とを接続する際に、液滴吐出法で形成された配線をマスクとしてコンタクトホールを開孔し、さらに、コンタクトホールを導電体で埋めることにより、レジストマスクを用いることなく、駆動用TFTのゲート電極層と、スイッチング用TFTのドレイン電極とを接続することができる。

【0024】

また、前記絶縁膜が形成された部分の半導体膜の膜厚が、他の半導体膜の膜厚よりも薄くすることにより、n型不純物領域をソース領域と、ドレイン領域に確実に分離することができ、また、前記絶縁膜が形成された部分の半導体膜の膜厚が、10nm以上とすることにより、十分に大きなチャネル移動度を確保することができる。

【0025】

また、前記絶縁膜の膜厚を100nm以上とすることにより、チャネル保護膜としての機能を高め、チャネル領域の損傷を確実に防止することができ、移動度の高い安定した半導体素子を提供することができる。また、前記絶縁膜を、第1の絶縁膜と第2の絶縁膜の2層構造、あるいはそれ以上の多層構造とすることも、上記効果を確保する上で有効である。

【発明を実施するための最良の形態】

【0026】

本発明を用いた発光装置及びその作製方法について、図3を参照して説明する。図3は

、図1又は図2のX-X'（スイッチング用TFT側）、Y-Y'（駆動用TFT側）の断面構造を示したものである。

【0027】

まず、基板100上の少なくともゲート電極層が形成される部分に、チタン(Ti)、酸化チタン(TiO_x)等の所謂光触媒物質や、ポリイミド、アクリルや、シロキサン等の耐熱性樹脂を形成する。ここでは、酸化チタン膜132を形成した。又は、プラズマ処理を施してもよい。これらの前処理によって、後に導電材料を含む組成物を吐出することによって形成される導電膜（ここではゲート電極層101、102）と基板100との密着性を高めることができる。また、酸化チタンを形成した場合には、光の透過率を向上させることができ。酸化チタンは直接形成してもよいし、チタンを成膜した後に、導電膜を焼成する際に同時に焼成することによっても得ることができる。なお、チタン、酸化チタンの他にも、チタン酸ストロンチウム(SrTiO₃)、セレン化カドミウム(CdSe)、タンタル酸カリウム(KTaO₃)、硫化カドミウム(CdS)、酸化ジルコニア(ZrO₂)、酸化ニオブ(Nb₂O₅)、酸化亜鉛(ZnO)、酸化鉄(Fe₂O₃)、酸化タンクス滕(WO₃)等の光触媒物質を形成してもよい。上記前処理は、基板と導電膜との密着性を向上させるため、できるだけ行うことが望ましい。

【0028】

次に、基板100上に、前記前処理を行った場合には、該処理が施された部分の上方に、第1の導電材料を含む組成物を吐出することにより、スイッチング用TFTのゲート電極層101、駆動用TFTのゲート電極層102を形成する。ここで、ゲート電極層とは、少なくともTFTのゲート電極部を含む一層又は多層の導電体からなる層を指す。ゲート電極層は、該組成物を吐出した後、該組成物に対し100℃、3分間の乾燥を行い、さらに窒素又は酸素雰囲気下において、200～350℃で15分間～30分間の焼成を行うことにより形成するが、この条件に限定されるものではない。

【0029】

また、第1の導電材料としては、導電膜の機能に応じて種々の材料を選択することができるが、代表的なものとして、銀(Ag)、銅(Cu)、金(Au)、ニッケル(Ni)、白金(Pt)、クロム(Cr)、スズ(Sn)、パラジウム(Pd)、イリジウム(Ir)、ロジウム(Rh)、ルテニウム(Ru)、レニウム(Re)、タンクス滕(W)、アルミニウム(Al)、タンタル(Ta)、インジウム(In)、テルル(Te)、モリブデン(Mo)、カドミウム(Cd)、亜鉛(Zn)、鉄(Fe)、チタン(Ti)、シリコン(Si)、ゲルマニウム(Ge)、ジルコニア(Zr)、バリウム(Ba)、アンチモン鉛、酸化スズ・アンチモン、フッ素ドープ酸化亜鉛、炭素、グラファイト、グラッシャーカーボン、リチウム、ベリリウム、ナトリウム、マグネシウム、カリウム、カルシウム、スカンジウム、マンガン、ジルコニア、ガリウム、ニオブ、ナトリウム、ナトリウムーカリウム合金、マグネシウム/銅混合物、マグネシウム/銀混合物、マグネシウム/アルミニウム混合物、マグネシウム/インジウム混合物、アルミニウム/酸化アルミニウム混合物、リチウム/アルミニウム混合物等、ハロゲン化銀の微粒子等、又は分散性ナノ粒子、あるいは、透明導電膜として用いられる酸化インジウムスズ(ITO: Indium Tin Oxide)、酸化亜鉛(ZnO: Zinc Oxide)、ガリウムを添加した酸化亜鉛(GZO)、酸化インジウムに2～20%の酸化亜鉛を混合した酸化インジウム亜鉛(IZO: Indium Zinc Oxide)、有機インジウム、有機スズ、窒化チタン等を用いることができる。

【0030】

また、特に透明導電膜として用いられる材料に対しては、珪素(Si)又は酸化珪素(SiO_x)を、上記導電材料に含有させて用いてもよい。例えば、ITOに酸化珪素を含有させた導電材料（通常「ITO-SiO_x」と称されるが、ここでは便宜的に「ITSO」又は「NITO」と呼ぶ。）を用いることができる。また、これらの導電材料からなる層を積層させて所望の導電膜を形成してもよい。

【0031】

また、液滴吐出手段に用いるノズルの径は、0.1～50μm（好適には0.6～26

μm)に設定し、ノズルから吐出される組成物の吐出量は0.00001pl～50pl(好適には0.0001～10pl)に設定する。この吐出量は、ノズルの径の大きさに比例して増加する。また、被処理物とノズル吐出口との距離は、所望の箇所に滴下するために、できる限り近づけておくことが好ましく、好適には0.1～2mm程度に設定する。

【0032】

なお、吐出口から吐出する組成物は、比抵抗値を考慮して、金、銀、銅のいずれかの材料を溶媒に溶解又は分散させたものを用いることが好ましい。より好ましくは、低抵抗な銀又は銅を用いるとよい。但し、銅を用いる場合には、不純物対策のため、合わせてバリア膜を設けるとよい。溶媒は、酢酸ブチル、酢酸エチル等のエステル類、イソプロピルアルコール、エチルアルコール等のアルコール類、メチルエチルケトン、アセトン等の有機溶剤等を用いればよい。ここで、銅を配線として用いる場合のバリア膜としては、窒化シリコン、酸化窒化シリコン、窒化アルミニウム、窒化チタン、窒化タンタル(TaN: Tantalum Nitride)など窒素を含む絶縁性又は導電性の物質を用いると良く、これらを液滴吐出法で形成しても良い。

【0033】

なお、液滴吐出法に用いる組成物の粘度は300mPa·s以下が好適であり、これは、乾燥を防止し、吐出口から組成物を円滑に吐出できるようにするためである。なお、用いる溶媒や用途に合わせて、組成物の粘度、表面張力等は適宜調整するとよい。一例として、ITO、ITSO、有機インジウム、有機スズを溶媒に溶解又は分散させた組成物の粘度は5～50mPa·s、銀を溶媒に溶解又は分散させた組成物の粘度は5～20mPa·s、金を溶媒に溶解又は分散させた組成物の粘度は10～20mPa·sである。

【0034】

各ノズルの径や所望のパターン形状などに依存するが、ノズルの目詰まり防止や高精細なパターンの作製のため、導電材料の粒子の径はなるべく小さい方が好ましく、好適には粒径0.1 μm 以下が好ましい。組成物は、電解法、アトマイズ法又は湿式還元法等の公知の方法で形成されるものであり、その粒子サイズは、一般的に約0.5～10 μm である。ただし、ガス中蒸発法で形成すると、分散剤で保護されたナノ分子は約7nmと微細であり、またこのナノ粒子は、被覆剤を用いて各粒子の表面を覆うと、溶剤中に凝集がなく、室温で安定に分散し、液体とほぼ同じ挙動を示す。したがって、被覆剤を用いることが好ましい。

【0035】

また、一導電材料の周囲を他の導電材料で覆った粒子を含む組成物を吐出形成して、ゲート電極層を形成してもよい。この際、両導電材料の間にバッファ層を設けておくのが望ましい。例えば、Cuの周りをAgで覆った粒子において、CuとAgの間にNi又はNiB(ニッケルボロン)からなるバッファ層を設けた粒子構造が挙げられる。

【0036】

なお、導電材料を含む組成物の焼成工程において、分圧比で10～30%の酸素を混合させたガスを積極的に用いることにより、ゲート電極層を構成する導電膜の抵抗率を下げ、かつ、該導電膜の薄膜化、平滑化を図ることができる。ここで、上記焼成の前後における導電膜の変化の様子を図16を用いて概説する。まず、図16(A)は、Agのような導電材料を含むナノペースト502を、ノズル501からガラス基板500上に吐出形成した状態を示している。ナノペーストは、導電材料を有機溶剤に分散又は溶解させたものであるが、他にも分散剤や、バインダーと呼ばれる熱硬化性樹脂が含まれている。特にバインダーに関しては、焼成時にクラックや不均一な焼きムラが発生するのを防止する働きを持つ。そして、乾燥又は焼成工程により、有機溶剤の蒸発、分散剤の分解除去及びバインダーによる硬化収縮が同時に進行することにより、ナノ粒子同士が融合し、ナノペーストが硬化する。この際、ナノ粒子は、数十～百数十nmまで成長し、近接する成長粒子同士で融着、及び互いに連鎖することにより、金属連鎖体を形成する。一方、残った有機成分の殆ど(約80～90%)は、金属連鎖体の外部に押し出され、結果として、金属連鎖

体を含む導電膜503と、その外側を覆う有機成分からなる膜504が形成される（図16（B））。そして、有機成分からなる膜504は、ナノペースト502を窒素及び酸素を含む雰囲気下で焼成する際に、気体中に含まれる酸素と、有機成分からなる膜504中に含まれる炭素や水素などとが反応することにより、除去することができる。また、焼成雰囲気下に酸素が含まれていない場合には、別途、酸素プラズマ処理等によって有機成分からなる膜504を除去することができる（図16（C））。このように、ナノペーストを窒素及び酸素を含む雰囲気下で焼成、又は乾燥後酸素プラズマで処理することによって、有機成分からなる膜504は除去されるため、残存した金属連鎖体を含む導電膜503の平滑化、薄膜化、低抵抗化を図ることができる。

【0037】

なお、導電材料を含む組成物を減圧下で吐出することにより組成物中の溶媒が揮発するため、後の加熱処理（乾燥又は焼成）時間を短縮することもできる。

【0038】

また、上記乾燥及び焼成工程に加えて、さらに表面を平滑化、平坦化するための処理を行ってもよい。該処理としては、CMP（化学的機械的研磨）法や、該導電膜上に平坦性を有する絶縁膜を形成した後に、エッチングすることによって該導電膜を平坦化する方法（エッチバック法と呼ばれる。）等を用いることができる。

【0039】

なお、基板としては、ガラス基板、石英基板、アルミナなど絶縁物質で形成される基板、後工程の処理温度に耐え得る耐熱性を有するプラスチック基板等を用いることができる。この場合、酸化シリコン（SiO_x）、窒化シリコン（SiN_x）、酸化窒化シリコン（SiO_xN_y）（x>y）、窒化酸化シリコン（SiN_xO_y）（x>y）など（x、y=1、2・・・）、基板側から不純物などの拡散を防止するための下地絶縁膜を形成しておいてもよい。また、ステンレスなどの金属または半導体基板などの表面に酸化シリコンや窒化シリコンなどの絶縁膜を形成した基板なども用いることができる。

【0040】

次に、ゲート電極層上にゲート絶縁膜103を形成する。ゲート絶縁膜はプラズマCVD法又はスパッタリング法などの薄膜形成法を用い、窒化珪素、酸化珪素、窒化酸化珪素又は酸化窒化珪素を含む膜を、単層で、又は積層させて形成することが好ましい。ここでは、基板側から酸化珪素膜、窒化珪素膜、酸化珪素膜の3層構造としたが、この構造、材料、方法に限定されるものではない。

【0041】

次に、ゲート絶縁膜103上に、半導体膜104を形成する。半導体膜としては、アモルファス半導体、結晶性半導体、又はセミアモルファス半導体で形成する。いずれも、シリコン、シリコン・ゲルマニウム（SiGe）等を主成分とする半導体膜を用いることができる。また、半導体膜は、プラズマCVD法等によって形成することができる。なお、半導体膜の膜厚は、10～100nmとするのが望ましい。

【0042】

ここで、上記セミアモルファス半導体のうち、SAS（セミアモルファスシリコン）について簡単に説明する。SASは、珪化物気体をグロー放電分解することにより得ることができる。代表的な珪化物気体としては、SiH₄であり、その他にもSi₂H₆、SiH₂C₁₂、SiHC₁₃、SiC₁₄、SiF₄などを用いることができる。この珪化物気体を水素、水素とヘリウム、アルゴン、クリプトン、ネオンから選ばれた一種または複数種の希ガス元素で希釈して用いることでSASの形成を容易なものとすることができます。希釈率は10倍～1000倍の範囲で珪化物気体を希釈することが好ましい。勿論、グロー放電分解による被膜の反応生成は減圧下で行うが、圧力は概略0.1Pa～133Paの範囲で行えば良い。グロー放電を形成するための電力は1MHz～120MHz、好ましくは13MHz～60MHzの高周波電力を供給すれば良い。基板加熱温度は300度以下が好ましく、100～200度の基板加熱温度が推奨される。

【0043】

また、珪化物気体中に、CH₄、C₂H₆などの炭化物気体、GeH₄、GeF₄などのゲルマニウム化気体を混入させて、エネルギー bandwidth 幅を 1.5 ~ 2.4 eV、若しくは 0.9 ~ 1.1 eV に調節しても良い。

【0044】

また、SAS は、価電子制御を目的とした不純物元素を意図的に添加しないときに弱い n 型の電気伝導性を示す。これは、アモルファス半導体を成膜するときよりも高い電力のグロー放電を行うため酸素が半導体膜中に混入しやすいためである。そこで、TFT のチャネル形成領域を設ける第 1 の半導体膜に対しては、p 型を付与する不純物元素を、この成膜と同時に、或いは成膜後に添加することで、しきい値制御をすることが可能となる。p 型を付与する不純物元素としては、代表的には硼素であり、B₂H₆、BF₃などの不純物気体を 1 ppm ~ 1000 ppm の割合で珪化物気体に混入させると良い。例えば、p 型を付与する不純物元素としてボロンを用いる場合、該ボロンの濃度を $1 \times 10^{14} \sim 6 \times 10^{16}$ atoms/cm³ とすると良い。なお、上記 SAS でチャネル形成領域を構成することにより $1 \sim 10 \text{ cm}^2/\text{V} \cdot \text{sec}$ の電界効果移動度を得ることができる。

【0045】

また、結晶性半導体膜は、アモルファス半導体膜をニッケル等の触媒を含む溶液で処理した後、500 ~ 750 °C の熱結晶化工程によって結晶質シリコン半導体膜を得、さらにレーザー結晶化を行って結晶性の改善を施すことによって得ることができる。

【0046】

また、ジシラン (Si₂H₆) とフッ化ゲルマニウム (GeF₄) の原料ガスとして、LPCVD (減圧 CVD) 法によって、多結晶半導体膜を直接形成することによっても、結晶性半導体膜を得ることができる。ガス流量比は、Si₂H₆/GeF₄ = 20/0.9、成膜温度は 400 ~ 500 °C、キャリアガスとして He 又は Ar を用いたが、これに限定されるものではない。

【0047】

次に、半導体膜上に、n 型半導体膜 105 を形成する。ここで、n 型の不純物元素としては、砒素 (As)、磷 (P) を用いることができる。例えば、n 型の半導体膜を形成する場合、SiH₄、H₂、PH₃ (フォスフィン) の混合ガスを、プラズマ CVD 法を用いてグロー放電分解することによって、n 型 (n+) のシリコン膜を形成することができる。また、n 型半導体膜 105 の代わりに、硼素 (B) のような p 型不純物元素を含む半導体膜を用いてもよい。

【0048】

次に、n 型半導体膜 104 上に、第 2 の導電材料を含む組成物を吐出することにより、ソース電極 108 及びドレイン電極 109 を形成する。第 2 の導電材料、導電粒子構造、吐出条件、乾燥、焼成条件等としては、上記第 1 の導電材料において示したものの中から適宜採用することができる。なお、第 1 及び第 2 の導電材料や粒子構造は同じでもよいし、異なっていてもよい (以上、図 3 (A))。

【0049】

なお、図示しないが、n 型半導体膜 104 上に、第 2 の導電材料を含む組成物を吐出する前に、n 型半導体膜 104 と、ソース電極 108 及びドレイン電極 109 との密着性を向上させるための前処理を行ってもよい。これは、ゲート電極層 102 を形成する際の前処理と同様に行えばよい。

【0050】

次に、ソース電極 108 及びドレイン電極 109 をマスクとして、n 型半導体膜 105 をエッチングし、ソース領域 112、ドレイン領域 113 を形成する。ここでは、プラズマエッチングを採用し、エッチング用ガスとしては、Cl₂、BCl₃、SiCl₄ もしくは CC₁₄などを代表とする塩素系ガス、CF₄、SF₆、NF₃、CHF₃などを代表とするフッ素系ガス、あるいは O₂ を用いたが、これらに限定されるものではない。なお、該エッチングは、大気圧プラズマを利用して行うこともできる。この際、エッチングガスとしては、CF₄ と O₂ の混合ガスを用いるのがよい。なお、n 型半導体膜 105 と、半導体

膜104が、同じ半導体を用いている場合には、n型半導体膜105をエッティングする際に半導体膜104もエッティング除去されてしまうので、エッチレートや時間には注意する必要がある。ただし、図3（B）に示すように、半導体膜104の一部がエッティングされても、チャネル領域の半導体膜の厚さが5nm（50Å）以上、好ましくは10nm（100Å）以上、さらに好ましくは50nm（500Å）以上であれば、TFTとして十分な移動度を確保することができる。

【0051】

次に、半導体膜104のチャネル領域となる部分の上方に、絶縁膜115を液滴吐出法によって形成する。絶縁膜115は、チャネル保護膜として機能するため、吐出する組成物としては、シロキサン等の耐熱性樹脂、アクリル、ベンゾシクロブテン、ポリアミド、ポリイミド、ベンゾイミダゾール又はポリビニルアルコール等の耐エッティング性、絶縁性を有するものを選択する。好適には、シロキサン、ポリイミドを用いると良い。また、チャネル領域をオーバーエッティングから保護するために、絶縁膜115の厚さは100nm以上、好ましくは200nm以上の厚さとするのが望ましい（以上、図3（B））。したがって、図示しないが、絶縁膜115は、ソース電極108、ドレイン電極109上に盛り上がるよう形成しても良い。

【0052】

次に、ソース電極108、ドレイン電極109及び絶縁膜115をマスクとして半導体膜104をエッティングし、島状半導体膜118を形成する。ここでは、プラズマエッティングを採用し、エッティング用ガスとしては、C₁₂、BC₁₃、SiC₁₄もしくはCC₁₄などを代表とする塩素系ガス、CF₄、SF₆、NF₃、CHF₃などを代表とするフッ素系ガス、あるいはO₂を用いたが、これらに限定されるものではない。なお、該エッティングは、大気圧プラズマを利用して行うこともできる。この際、エッティングガスとしては、CF₄とO₂の混合ガスを用いるのがよい。なお、島状半導体膜118のうちチャネル領域119の上方には、チャネル保護膜115が形成されているため、上記エッティング工程において、オーバーエッティングによる損傷を受けることがない。これによって、安定した特性と高移動度を有するチャネル保護型（チャネルトップ型）TFTを、レジストマスクを一切用いることなく作製することができる。

【0053】

さらに、ソース、ドレイン電極106～109に接して、第3の導電材料を含む組成物を吐出しソース、ドレイン配線121～124を形成する。ここで、ソース、ドレイン配線と同時に、配線120を形成する。配線120は、ゲートードレイン間のコンタクトホールを開孔する際のマスクとしての機能と、ゲートードレイン間配線としての機能を兼ねている。また、図3に示すように、ゲート絶縁膜103形成後、画素電極126を形成している場合には、駆動用TFTのソース又はドレイン配線と画素電極126とが接続されるように、組成物を吐出する。ここで、発光素子を順積みとする場合には、画素電極126は正孔注入電極（陽極）として機能し、配線124はソース配線として機能する（図1参照）。一方、発光素子を逆積みとする場合には、画素電極126は電子注入電極（陰極）として機能し、配線124はドレイン配線として機能する（図2参照）。

【0054】

なお、第3の導電材料、導電粒子構造、吐出条件、乾燥、焼成条件等としては、上記第1の導電材料において示したものの中から適宜採用することができる。なお、第2及び第3の導電材料や粒子構造は同じでもよいし、異なっていてもよい。また、画素電極は、液滴吐出法によって形成するのが望ましく、材料としては、ITO、ITSO、ZnO、GZO、IZO、有機インジウム、有機スズ等の透光性導電膜を採用するのが望ましい（以上、図3（C））。

【0055】

なお、図示しないが、ソース配線123、ドレイン配線124、画素電極126を形成する際にも、下層との密着性を向上させるための前処理を行ってもよい。これは、ゲート電極層102を形成する際の前処理と同様に行えばよい。

【0056】

次に、配線120、122をマスクとして、ゲート絶縁膜103をエッチング除去し、コンタクトホールを形成する。ここでは、プラズマエッチングを採用し、エッチング用ガスとしては、C₁₂、BC₁₃、SiC₁₄もしくはCC₁₄などを代表とする塩素系ガス、CF₄、SF₆、NF₃、CHF₃などを代表とするフッ素系ガス、あるいはO₂を用いたが、これらに限定されるものではない。なお、該エッチングは、大気圧プラズマを利用してよい。その後、第4の導電材料を含む組成物を吐出し、コンタクトホールを埋め、ゲートードレイン間を接続するための導電体125を形成する。なお、第3の導電材料、導電粒子構造、吐出条件、乾燥、焼成条件等としては、上記第1の導電材料において示したものの中から適宜採用することができる。なお、第3及び第4の導電材料や粒子構造は同じでもよいし、異なっていてもよい（以上、図3（D））。

【0057】

さらに、画素電極126上に、有機樹脂膜、無機絶縁膜を用いて形成された隔壁（土手、バンク等とも呼ばれる。）127を液滴吐出法によって選択的に形成する。隔壁としては、シロキサン等の耐熱性樹脂、ポリイミド、アクリル等の樹脂を用いるのが望ましい。特に、シロキサンを用いることにより、後の真空ペーク工程を高温で行うことができ、EL素子に悪影響を及ぼす水分を十分に除去することができる。なお、隔壁127は、選択的に形成されることにより、開口部を有しており、該開口部において画素電極126が露出している。

【0058】

次に、隔壁127の開口部において画素電極126と接するように、有機化合物を含む層128（電界発光層）を形成する。有機化合物を含む層128は、単数の層で構成しても良いし、複数の層を積層させて構成しても良い。複数の層で構成する場合、半導体素子側（画素電極側）から見て、（1）陽極＼ホール（正孔）注入層＼ホール輸送層＼発光層＼電子輸送層＼陰極、（2）陽極＼ホール注入層＼発光層＼電子輸送層＼陰極、（3）陽極＼ホール注入層＼ホール輸送層＼発光層＼電子輸送層＼電子注入層＼陰極、（4）陽極＼ホール注入層＼ホール輸送層＼発光層＼ホールブロッキング層＼電子輸送層＼陰極、（5）陽極＼ホール注入層＼ホール輸送層＼発光層＼ホールブロッキング層＼電子輸送層＼電子注入層＼陰極、等の素子構造とすればよい。これは、所謂順積みと呼ばれる構造で、画素電極126は、陽極として機能する。一方、陰極半導体素子側（画素電極側）から見て、陰極が先に来る場合には、逆積みと呼ばれ、画素電極126は陰極として機能する。

【0059】

次に、有機化合物を含む層128を覆うように、電子注入電極129（陰極）を形成する。これは、順積みの場合であって、逆積みの場合には陽極を形成する。電子注入電極128は、仕事関数が小さい公知の材料、例えば、Ca、Al、CaF、MgAg、AlLi等を用いることができる。隔壁127の開口部において、正孔注入電極126と有機化合物を含む層128と電子注入電極129が重なり合うことで、発光素子200が形成される（以上、図3（E））。

【0060】

なお実際には、図3（E）の状態まで完成したら、さらに外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（ラミネートフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。

【0061】

上述したとおり、本発明は、ソース領域112及びドレイン領域113を形成した後に、チャネル領域となる部分をチャネル保護膜として機能する絶縁膜115で覆い、島状半導体膜を形成しているため、レジストマスクを設ける必要がなく、工程を簡略化することができる。このように、本発明は、ソース電極及びドレイン電極のメタルマスクを用いて一導電型半導体膜を除去し、ソース領域及びドレイン領域を形成するというチャネルエッチ型特有の方法と、その後、チャネル領域が除去されるのを防ぐためにチャネル保護膜を形成するというチャネル保護型特有の方法とを混合させた、新たなタイプの半導体素子の

形成手段を有することを特徴としている。そして、本発明は、上記構成を備えていることにより、レジストマスクを全く用いることなく、ソース電極及びドレイン電極のメタルマスクのみで半導体素子を作製することができる。その結果、工程の簡略化、材料の節約によるコストの大幅な低減を図ることができ、特に、一辺1mを超えるものから、大量分の大面積の基板を用いて半導体素子を作製する場合にも、低いコスト、高スループット、高歩留まり、短縮されたタクトタイムで、安定性の高い発光装置に用いられる半導体素子を作製することができる。

【0062】

また、ゲートードレイン間を接続する際に、配線マスクでコンタクトホールを形成してから、さらに導電体を埋め込むことにより、レジストマスクを用いることなく、ゲートードレイン間を接続することができる。

【0063】

また、本発明に係る半導体素子は、基板上の少なくともゲート電極層が形成される部分に対して、酸化チタン(TiO_x)形成等の処理が施されているため、基板と液滴吐出法によって吐出形成されたゲート電極層等の導電膜との密着性を高めることができる。

【0064】

また、前記絶縁膜が形成された部分の半導体膜の膜厚が、他の半導体膜の膜厚よりも薄くすることにより、チャネルエッチ工程において、n型不純物領域をソース領域と、ドレイン領域に確実に分離することができ、また、前記絶縁膜が形成された部分の半導体膜の膜厚が、5nm以上、好ましくは10nm以上とすることにより、十分に大きなチャネル移動度を確保することができる。

【0065】

また、本発明に係る半導体素子は、チャネル領域119上にチャネル保護膜として機能する絶縁膜115が形成されていることにより、半導体膜104をエッティングする際にチャネル領域119がオーバーエッティングによる損傷を受けることがないため、安定した特性と高移動度を有する半導体素子として機能する。また、前記絶縁膜の膜厚を100nm以上とすることにより、チャネル保護膜としての機能を高め、チャネル領域の損傷を確実に防止することができ、移動度の高い安定した半導体素子を提供することができる。また、前記絶縁膜を、第1の絶縁膜と第2の絶縁膜の2層構造、あるいはそれ以上の多層構造とすることも、上記効果を確保する上で有効である。

【実施例1】

【0066】

本実施例では、ゲート電極層を形成する前に、基板上に前処理を施す場合について説明する。

【0067】

第1の方法として、図1に示すように、酸化チタン膜132を直接形成することができる。酸化チタン膜132は、スピニ塗布法、液滴吐出法、スプレー法、スパッタ法、CVD法等によって、基板全面に形成すればよい。その後、酸化チタン膜132上に、液滴吐出法によってゲート電極層102を形成するが、酸化チタン膜132が介在することによって、基板100とゲート電極層102の密着性を向上させることができる。なお、ゲート電極層102形成後、ゲート電極層の周囲に存在する酸化チタン膜は残存させてよいし、エッティング等によって除去してもよい。エッティングする際は、大気圧下において行うのが望ましい。なお、酸化チタン膜の代わりに、チタン膜としてもよい。ゲート電極層102としては、ここでは、酸化チタン膜上にAg/Cuを積層形成したが、Cuのみ単層で形成してもよい。

【0068】

第2の方法として、酸化チタン膜を、液滴吐出法によって選択的に形成することができる。液滴吐出法としては、インクジェット法のほか、スクリーン印刷法や、オフセット印刷法を用いてよい。また、ゾルゲル法を用いてよい。その後、酸化チタン膜が形成された領域上、又はその内側に、液滴吐出法によってゲート電極層を選択的に形成する。な

お、酸化チタン膜の代わりに、チタン膜としてもよい。

【0069】

第3の方法として、チタン膜をスピニ塗布法、液滴吐出法、スプレー法、スパッタ法、CVD法等によって基板全面に形成した後、液滴吐出法によってゲート電極層を構成する導電材料を含む組成物を選択的に形成する（図16（A））。そして、該組成物を乾燥、焼成する際に、チタン膜505も同時に酸化させることにより、該組成物の周囲には酸化チタン膜506を形成することができる。酸化チタン膜は透光性に優れており、例えば、図17（B）に示すようなボトムエミッション型の発光装置を作製する場合には、基板側に光を取り出すことになるため、酸化チタン膜を形成しておくことは有効な手段である。なお、チタン膜をスピニ塗布法、液滴吐出法、スプレー法、スパッタ法、CVD法等によって基板全面に形成した後、ゲート電極層を構成する導電材料を含む組成物を選択的に吐出形成する前に、加熱処理を行い、酸化チタン膜を形成しておいてもよい。

【0070】

上記第1乃至第3の方法においては、チタン膜、酸化チタン膜の代わりにチタン酸ストロンチウム（SrTiO₃）、セレン化カドミウム（CdSe）、タンタル酸カリウム（KTaO₃）、硫化カドミウム（CdS）、酸化ジルコニウム（ZrO₂）、酸化ニオブ（Nb₂O₅）、酸化亜鉛（ZnO）、酸化鉄（Fe₂O₃）、酸化タンゲステン（WO₃）等の所謂光触媒物質、あるいは、酸化物にあっては酸化される前の物質（Zr、Nb、Zn、Fe、W等）を形成してもよい。

【0071】

第4の方法として、ポリイミド、アクリルや、シロキサン等の耐熱性樹脂を形成することによっても、基板とゲート電極層間の密着性を向上させることができる。これらは、スピニ塗布法、液滴吐出法、スプレー法等によって基板の全面又はゲート電極層が形成される部分に形成すればよい。全面に形成した場合には、ゲート電極層の周囲に存在する膜をエッチング、又はアッティング除去してもよい。

【0072】

第5の方法として、基板の全面又はゲート電極層が形成される部分にプラズマ処理を施すことによっても、密着性を向上させることができる。大気圧下におけるプラズマ処理を行うのが望ましいが、これに限定されるものではない。

【実施例2】

【0073】

本実施例では、図4を用いて、本発明を用いた他の構造の半導体素子を有する発光装置について説明する。

【0074】

ソース、ドレイン電極をマスクとして、ソース、ドレイン領域を形成し、半導体膜104のチャネル領域となる部分の上方に、絶縁膜115を液滴吐出法によって形成する（図4（B））ところまでは、実施の形態で示したとおりである。

【0075】

次に、ソース電極108、ドレイン電極109及び絶縁膜115をマスクとして半導体膜104をエッチングし、島状半導体膜118を形成した後、さらに、ゲート絶縁膜103をもエッチングし、島状ゲート絶縁膜401、402を形成する。ここでは、両エッチングとも、プラズマエッチングを採用し、エッチング用ガスとしては、Cl₂、BCl₃、SiCl₄もしくはCCl₄などを代表とする塩素系ガス、CF₄、SF₆、NF₃、CHF₃などを代表とするフッ素系ガス、あるいはO₂を用いたが、これらに限定されるものではない。なお、該エッチングは、大気圧プラズマを利用して行うこともできる。この際、エッチングガスとしては、CF₄とO₂の混合ガスを用いるのがよい。なお、島状半導体膜118のうちチャネル領域119の上方には、チャネル保護膜115が形成されているため、上記エッチング工程において、オーバーエッチングによる損傷を受けることがない。これによって、安定した特性と高移動度を有するチャネル保護型（チャネルストッパー型）TFTを、レジストマスクを一切用いることなく作製することができる（図4（C））。

【0076】

さらに、ソース、ドレン電極106～109に接して、第3の導電材料を含む組成物を吐出しソース、ドレン配線121～124を形成する。この際、駆動用TFTのゲート電極層のゲートードレイン間コンタクト部にはゲート絶縁膜が形成されていないため、コンタクトホール開孔をせずとも、配線122によって接続することができ、工程を簡略化することができる。ただし、図1及び図2における、走査線1606や信号線1605、1607の交差部1612や、容量部1611等では、ゲート絶縁膜が形成されている必要があるので、ゲート絶縁膜エッチング時にマスクを設けておく必要がある。このマスクは、ポリイミド、アクリル、シロキサン等を液滴吐出法で吐出形成しておくのが望ましい。

【0077】

また、図3に示すように、ゲート絶縁膜103のエッチング後、画素電極126を形成している場合には、駆動用TFTのソース又はドレン配線と画素電極126とが接続されるように、組成物を吐出する。ここで、発光素子を順積みとする場合には、画素電極126は正孔注入電極（陽極）として機能し、配線124はソース配線として機能する（図1参照）。一方、発光素子を逆積みとする場合には、画素電極126は電子注入電極（陰極）として機能し、配線124はドレン配線として機能する（図2参照）。

【0078】

なお、第3の導電材料、導電粒子構造、吐出条件、乾燥、焼成条件等としては、上記第1の導電材料において示したものの中から適宜採用することができる。なお、第2及び第3の導電材料や粒子構造は同じでもよいし、異なっていてもよい。また、画素電極は、液滴吐出法によって形成するのが望ましく、材料としては、ITO、ITSO、ZnO、GZO、IZO、有機インジウム、有機スズ等の透光性導電膜を採用するのが望ましい（以上、図4（C））。

【0079】

なお、図示しないが、ソース配線123、ドレン配線124、画素電極126を形成する際にも、下層との密着性を向上させるための前処理を行ってもよい。これは、ゲート電極層102を形成する際の前処理と同様に行えばよい。

【0080】

さらに、実施の形態や他の実施例と同様の方法で、発光素子200を形成し、発光装置を得ることができる。

【実施例3】**【0081】**

図5は、ゲートードレイン間を接続するために、液滴吐出法で形成可能なマスクを用いてコンタクトホールを開孔し、配線を形成する方法を示したものである。マスク501は、ポリイミド、アクリル、シロキサン等を液滴吐出法で吐出形成するが、これらに限定されるものではない。マスク501を用いて予めコンタクトホールを形成しておくことで、配線122を形成する際に一度にゲートードレイン間を接続することができる（図5（D））。なお、マスクを設けずに、大気圧プラズマによって選択的にエッチングすることによって、コンタクトホールを形成してもよい。

【0082】

これ以外の工程は、実施の形態や他の実施例と同様の方法を採用することにより、発光装置を得ることができる（図5（E））。

【実施例4】**【0083】**

図6は、ゲートードレイン間を接続するために、液滴吐出法で形成可能な柱状の導電体601（ピラー、プラグ）を形成する方法を示したものである。柱状の導電体601に含まれる導電材料は、ゲート電極層のものと同じでもよいし、異なっていてもよい。異なる場合、例えば、ゲート電極層をAgでピラーをCuで積層するとよい。この際、ゲート電

極層の膜剥がれを防止するため、酸化チタン成膜等の上述した前処理を行っておくことが望ましい。

【0084】

ピラー601上には、その後の工程により、ゲート絶縁膜103、半導体膜104、一導電型半導体膜105が形成されるが、ピラーは突起形状となっているので、これらの膜は殆ど成膜されない。成膜されたとしても、他の領域よりはかなり薄膜となっている。したがって、一導電型半導体膜105や、半導体膜104をエッティングする際に、ピラーの表面は露出される。仮に、ゲート絶縁膜が残ってしまった場合には、大気圧プラズマ等で、選択的にエッティングしてもよい。ピラー601を予め形成しておくことで、配線122を形成する際に一度にゲートードレイン間を接続することができる（図6（D））。

【0085】

なお、ピラー601は、口述するように、吐出口径の異なるノズルを用いて、連続的又は断続的に形成するのがよい。

【0086】

これ以外の工程は、実施の形態や他の実施例と同様の方法を採用することにより、発光装置を得ることができる（図6（E））。

【実施例5】

【0087】

図7は、ソース、ドレン配線121～124を形成する際に、液滴吐出法で形成可能な絶縁膜701（エッジカバーとも呼ばれる。）を形成する方法を示したものである。エッジカバーを形成することにより、ステップカバレッジを良好にし、配線の膜剥がれを防止することができる。絶縁膜701としては、ポリイミド、アクリル、シロキサン等を液滴吐出法で選択的に形成するのが望ましい。また、本実施例は、実施例2で示したゲート絶縁膜をエッティングする場合に、特に有効である。

【0088】

これ以外の工程は、実施の形態や他の実施例と同様の方法を採用することにより、発光装置を得ることができる（図7（E））。

【0089】

なお、上記実施の形態、実施例において、図8のように、画素電極126をソース、ドレン配線121～124を形成した後に形成しても良い。

【実施例6】

【0090】

図9～12は、本発明を用いて作製されたTFT上に、平坦化膜を設け、その上に、画素電極及び発光素子を形成する方法を示したものである。

【0091】

第1の方法は、図9に示すように、本発明を用いて作製したTFT上に、平坦化膜901を液滴吐出法によって選択的に形成し、平坦化膜が形成されていない領域に、ソース電極、ドレン電極と接続されるソース配線、ドレン配線152（「2ndメタル」等とも呼ばれる。）を液滴吐出法によって形成する方法である。なお、画素TFTにおけるソース又はドレン配線902は、図9に示すように、画素電極を兼ねることもできる。勿論、画素電極を別途形成し、ソース又はドレン配線と接続してもよい。なお、ソース、ドレン電極、ソース、ドレン配線は、すべて同じ導電材料を用いて形成してもよいし、異なる導電材料を用いて形成してもよい。

【0092】

この方法は、平坦化膜中にコンタクトホールを形成するという概念を用いていないが、外見上コンタクトホールが形成されているように見えるので、ルーズコンタクトなどと呼ばれる。なお、平坦化膜としては、アクリル、ポリイミド、ポリアミドなどの有機樹脂、またはシロキサン系材料を出発材料として形成されたSi-O結合とSi-CH_x結晶手を含む絶縁膜で形成することが好ましい。

【0093】

なお、画素電極がITOや、ITSOの場合に、窒化珪素膜からなるバリア膜903を形成することで、発光効率を向上させることもできる。

【0094】

これ以外の工程は、実施の形態や他の実施例と同様の方法を採用することにより、発光装置を得ることができる（図9）。

【0095】

第2の方法は、図10に示すように、本発明を用いて作製したTFTのソース、ドレン電極上に、柱状の導電体160（ピラー、プラグ等とも呼ばれる。）を、液滴吐出法によって形成する方法である。ピラーの導電材料は、上述したゲート電極層等と同様のものを用いることができる。さらに、柱状の導電体160上に、平坦化膜150を液滴吐出法等によって形成する。平坦化膜としては、アクリル、ポリイミド、ポリアミドなどの有機樹脂、またはシロキサン系材料を出発材料として形成されたSi-O結合とSi-CH_x結晶手を含む絶縁膜を、液滴吐出法で選択的に形成することが好ましい。

【0096】

なお、ピラー上に平坦化膜が形成されている場合には、エッチバック法により、平坦化膜、ピラーの表面をエッチングし、図10下図のように、表面が平坦なピラーを得ることができます。さらに、平坦化膜上に、ソース電極、ドレン電極と接続されるソース配線、ドレン配線を液滴吐出法によって形成する。なお、画素TFTにおけるソース又はドレン配線は、図10下図に示すように、画素電極を兼ねることもできる。勿論、画素電極を別途形成し、ソース又はドレン配線と接続してもよい。なお、ソース、ドレン電極、ピラー、ソース、ドレン配線は、すべて同じ導電材料を用いて形成してもよいし、異なる導電材料を用いて形成してもよい。その後、発光素子を形成する工程は、第1の方法と同様に行うことができる。

【0097】

第3の方法は、図11に示すように、本発明を用いて作製したTFTのソース、ドレン電極上に、平坦化膜151の材質に対して撥液性を有する柱状の絶縁体161（ピラー絶縁体という。）を液滴吐出法によって形成し、その周囲に平坦化膜151を形成する方法である。ピラー絶縁体の材料は、PVA（ポリビニルアルコール）等の水溶性有機樹脂にCF₄プラズマ等を施し、撥液性を持たせたものを用いることができる。平坦化膜としては、アクリル、ポリイミド、ポリアミドなどの有機樹脂、またはシロキサン系材料を出発材料として形成されたSi-O結合とSi-CH_x結晶手を含む絶縁膜を、液滴吐出法で選択的に形成することが好ましい。ピラー絶縁体161の周囲に平坦化膜151を形成して後、ピラー絶縁体161は水洗処理や、エッチング等によって簡単に除去することができた後、ピラー絶縁体161はコンタクトホール形状が逆テープー状となるのを防ぐために、異方性エッチングとするのが望ましい。ここで、PVA等のピラー絶縁体は絶縁性を有しているため、コンタクトホールの側壁にその一部が残存しても、特に問題は生じない。

【0098】

その後、さらに、平坦化膜上に、コンタクトホールを介してソース電極、ドレン電極と接続されるソース配線、ドレン配線を液滴吐出法によって形成する。なお、画素TFTにおけるソース又はドレン配線は、図11下図に示すように、画素電極を兼ねることもできる。勿論、画素電極を別途形成し、ソース又はドレン配線と接続してもよい。なお、ソース、ドレン電極、ソース、ドレン配線は、すべて同じ導電材料を用いて形成してもよいし、異なる導電材料を用いて形成してもよい。なお、上記ピラー絶縁体の除去工程によって、コンタクトホール形状が逆テープー状となってしまった場合には、ソース、ドレン配線を形成するにあたり、導電材料を含む組成物をピラー上に液滴吐出法で積層させることによって、コンタクトホールを埋めるように形成すればよい。その後、発光素子を形成する工程は、第1の方法と同様に行うことができる。

【0099】

第4の方法は、図12に示すように、本発明を用いて作製したTFTのソース、ドレイ
出証特2004-3113578

ン電極上に、平坦化膜151の材質に対して撥液性材料162を液滴吐出法、スピニ塗布法、スプレー法等によって形成し、コンタクトホールを形成したい箇所に、PVAやポリイミド等からなるマスク163を形成し、PVA等をマスクとして撥液性材料162を除去し、残存した撥液性材料の周囲に平坦化膜151を形成するという方法である。撥液性材料162の材料としては、FAS(フルオロアルキルシラン)等のフッ素系シランカッピリング剤を用いることができる。PVAやポリイミド等のマスク163は液滴吐出法で選択的に吐出すればよい。また、撥液性材料162は、O₂アッシングや大気圧プラズマによって除去することができる。また、マスク163は、PVAの場合は水洗処理によって、ポリイミドの場合には、N300剥離液によって簡単に除去することができる。

【0100】

コンタクトホールが形成される箇所に撥液性材料162を残した状態で(図5中段)、平坦化膜151を液滴吐出法やスピニ塗布法等によって形成する。この際、コンタクトホールが形成される箇所には、撥液性材料162が存在するので、その上方に平坦化膜が形成されることはない。また、コンタクトホール形状が逆テーパーとなる虞も生じない。平坦化膜としては、アクリル、ポリイミド、ポリアミドなどの有機樹脂、またはシロキサン系材料を出発材料として形成されたSi-O結合とSi-CH_x結晶手を含む絶縁膜を、液滴吐出法で選択的に形成することが好ましい。平坦化膜151を形成した後、撥液性材料162は、O₂アッシングや大気圧プラズマによって除去する。

【0101】

その後、さらに、平坦化膜上に、コンタクトホールを介してソース電極、ドレイン電極と接続されるソース配線、ドレイン配線152を液滴吐出法によって形成する。なお、画素TFTにおけるソース又はドレイン配線は、図5下段に示すように、画素電極を兼ねることもできる。勿論、画素電極を別途形成し、ソース又はドレイン配線と接続してもよい。なお、ソース、ドレイン電極、ソース、ドレイン配線は、すべて同じ導電材料を用いて形成してもよいし、異なる導電材料を用いて形成してもよい。その後、発光素子を形成する工程は、第1の方法と同様に行うことができる。

【0102】

なお、上記第1乃至第4の方法について、図9～12では図示しないが、基板とゲート電極層との間に、前処理によってTiO_x膜等を設け、密着性を高めてもよい。これは、ソース、ドレイン配線、ピラー、画素電極、を形成する場合にも採用できる。前処理は、上記実施の形態、実施例に示したものを探用すればよい。

【0103】

また、図示しないが、ソース、ドレイン電極上に、TFT上方からの不純物の拡散等を防止するためのパッシベーション膜を形成しておくのが望ましい。パッシベーション膜は、プラズマCVD法又はスパッタリング法などの薄膜形成法を用い、窒化珪素、酸化珪素、窒化酸化珪素、酸化窒化珪素、酸化窒化アルミニウム、または酸化アルミニウム、ダイヤモンドライカーボン(DLC)、窒素含有炭素(CN)、その他の絶縁性材料を用いて形成することができる。また、チャネル保護膜と同様の材料を用いてもよいし、さらに、これらの材料を積層させて形成してもよい。なお、該パッシベーション膜は、絶縁体材料の微粒子を含む組成物を液滴吐出法によって吐出することによっても形成することができる。

【実施例7】

【0104】

図13、14は、図1、2におけるZ-Z' - X-X' - Y-Y'の断面構造を示したものである。ゲート絶縁膜を残す場合、端子部をエッチングする必要があるが、図3、5と同様の方法で除去すればよい。また、平坦化膜のコンタクトホールも実施例6の方法によって形成することができる。

【実施例8】

【0105】

発光装置においては、駆動用TFTのゲート-ソース間電圧を保持するため、容量部を

形成する。図1、2は、平坦化膜を形成しない場合の上面図であり、発光素子が順積み（図1）の場合、容量部1611は、駆動用TFTのゲート電極層とゲート絶縁膜とソース配線、又は駆動用TFTのゲート電極層とゲート絶縁膜とソース配線と同電位の画素電極において、形成することができる。また、発光素子が逆積み（図2）の場合、容量部1611は、駆動用TFTのゲート電極層とゲート絶縁膜とソース配線において、形成することができる。

【0106】

一方、平坦化膜を形成しない場合の上面図を図15に示す。図15は（A）（B）とも、発光素子が順積みの場合を示しているが、図中1611の箇所で、駆動用TFTのゲート電極層とゲート絶縁膜とソース配線による容量部を形成することができる。

【実施例9】

【0107】

本実施例では、チャネル保護膜として機能する絶縁膜を2層構造とした場合について説明する。

【0108】

図1（B）で、ソース電極108及びドレイン電極109をマスクとして、n型半導体膜105をエッチングし、ソース領域112、ドレイン領域113を形成した状態（図18（A）、ここでは、駆動用TFT側断面のみ示す。）において、窒化珪素膜133を、CVD法、スパッタ法等により全面に成膜する。次に、半導体膜104のチャネル領域となる部分の上方で、かつ、窒化珪素膜133上に、絶縁膜115を液滴吐出法によって形成する。絶縁膜115は、チャネル保護膜としてでなく、窒化珪素膜133を除去する際のマスクとして機能するため、吐出する組成物としては、シロキサン等の耐熱性樹脂、アクリル、ベンゾシクロブテン、ポリアミド、ポリイミド、ベンゾイミダゾール又はポリビニルアルコール等の耐エッチング性、絶縁性を有するものを選択する。好適には、シロキサン、ポリイミドを用いると良い。また、チャネル領域をオーバーエッチングから保護するために、窒化珪素膜133と絶縁膜115の膜厚は、合計で100nm以上、好ましくは200nm以上の厚さとするのが望ましい（以上、図18（B））。

【0109】

次に、絶縁膜115をマスクとして、窒化珪素膜133をエッチング除去し、チャネル保護膜134及び115を形成する。ここでは、プラズマエッチングを採用し、エッチング用ガスとしては、 Cl_2 、 BCl_3 、 SiCl_4 もしくは CCl_4 などを代表とする塩素系ガス、 CF_4 、 SF_6 、 NF_3 、 CHF_3 などを代表とするフッ素系ガス、あるいは O_2 を用いたが、これらに限定されるものではない。なお、該エッチングは、大気圧プラズマを利用してもよい。

【0110】

チャネル保護膜を2層とすることにより、チャネル保護膜としての機能を高め、チャネル領域の損傷を確実に防止することができ、移動度の高い安定した半導体素子を提供することができる。また、3層以上の構成としてもよい。また、下層は窒化珪素膜に限らず、他の珪素を含む絶縁膜を用いてもよい。また、絶縁膜115のように、液滴吐出法で形成可能な膜を選択的に積層させて形成してもよい。

【0111】

次に、ソース電極108、ドレイン電極109及び絶縁膜115、窒化珪素膜134をマスクとして半導体膜104をエッチングし、島状半導体膜118を形成する。なお、島状半導体膜118のうちチャネル領域119の上方には、チャネル保護膜115が形成されているため、上記エッチング工程において、オーバーエッチングによる損傷を受けることがない。これによって、安定した特性と高移動度を有するチャネル保護型（チャネルストップ型）TFTを、レジストマスクを一切用いることなく作製することができる（以上、図18（C））。

【0112】

さらに、実施の形態に示したような方法によって、ソース電極108、ドレイン電極1

09に接して、第3の導電材料を含む組成物を吐出しソース配線123、ドレン配線124を形成し、さらに、ソース配線123又はドレン配線124と画素電極126とを接続し、有機化合物又は無機化合物を含む層からなる発光素子（代表的にはエレクトロルミネセンス（EL：Electro Luminescence）を利用した発光素子）を設けることにより、上記工程により作製された半導体素子によって制御可能となるアクティブマトリクス型のEL発光装置のような薄型ディスプレイを得ることができる。（以上、図18（D））。

【実施例10】

【0113】

本実施例では、液滴吐出法とメッキ法を組み合わせて、導電膜を形成する方法について説明する。

【0114】

まず、Agを含む組成物を液滴吐出法で吐出形成する。この際、線幅が数 μm ～十数 μm と比較的細い場合に、太い配線を形成したい場合には、重ねて吐出形成する必要がある。しかし、Agを形成した後、Cuを含むメッキ液にAgが形成された基板を浸す、又は基板上にメッキ液を直接流すことによって、線幅を太くすることができる。特に、吐出形成後の組成物は凹凸が多いため、メッキしやすい。また、Agは高価であるので、Cuメッキを行うことにより、コスト削減にもつながる。なお、本実施例の方法で配線を形成する際の導電材料は、この種類に限定されるものではない。

【0115】

なお、Cuメッキを行った後、導電膜の表面は凹凸が多いため、NiB等のバッファ層を設け平滑化を行い、その後ゲート絶縁膜を形成するのが望ましい。

【実施例11】

【0116】

上記実施例では、図17（B）に示すボトムエミッション型発光装置において、本発明を適用した場合について説明したが、本実施例では、図7（A）に示すトップエミッション型発光装置、図7（C）に示すデュアルエミッション型発光装置において、本発明を適用した場合について説明する。

【0117】

まず、デュアルエミッション型発光装置の場合から説明する。この場合、正孔注入電極の材料としては、実施例5と同様に、ITO、ITSO、ZnO、IZO、GZO等の透明導電膜を用いることもできる。また、陽極126としてITSOを用いる場合には、濃度の異なる酸化珪素を含むITSOを積層させることによって形成してもよい。好ましくは、下部ITSO層（ソース又はドレン配線側）の酸化珪素濃度を低濃度に、上部ITSO層（発光層側）の酸化珪素濃度を高濃度にするのがよい。これにより、TFTとの接続間の低抵抗を維持しつつ、EL層への正孔注入効率を高めることができる。勿論、他の材料とITSOの積層構造（例えば、下部ITO層と上部ITSO層の積層構造）としてもよいし、他の材料同士を積層させててもよい。

【0118】

一方、陰極143としては、発光層からの光を透過させるべく、1～10nmの薄アルミニウム膜、もしくはLiを微量に含むアルミニウム膜等を用いることにより、上下に発光素子からの光を取り出すことのできるデュアルエミッション型発光装置が得られる（図7（C））。

【0119】

なお、陰極143として、陽極126と同様の材料、すなわちITO、ITSO等の透明導電膜を採用しても、デュアルエミッション型発光装置を得ることができる。この場合において、透明導電膜に珪素または酸化珪素を含有させて用いても良いし、積層構造を採用しても良い。

【0120】

次に、トップエミッション型発光装置の場合について、図7（A）を参照して説明する。一般的には、図7（B）のボトムエミッション型における正孔注入電極126（陽極）

と電子注入電極143（陰極）を入れ替え、さらに有機化合物を含む層を逆積みとし、電流制御用TFTの極性を反転させることにより（ここでは、nチャネル型TFTを用いる。）、基板と反対側（上側）に発光素子からの光を取り出すことのできるトップエミッション型発光装置が得られる。また図7（A）のように、電極及び有機化合物を含む層を逆積みとした場合、正孔注入電極126として、酸化珪素濃度の含有量に高低の差を設けた透光性酸化物導電層の積層構造を採用することにより、発光効率の向上、低消費電力化等の効果により、安定性の高い発光装置を得ることができる。ここで、電子注入電極143（陰極）としては、光反射性のある金属電極等を用いればよい。

【0121】

なお、図7（B）のボトムエミッション型における正孔注入電極126と電子注入電極143を入れ替えずとも、電子注入電極126（陰極）としてITO、ITSO等の透明導電膜を採用することにより、トップエミッション型発光装置を得ることもできる。この陰極に用いられる透明導電膜としては、珪素又は酸化珪素を含有したものを用いてもよいし、それらを積層させた構造としてもよい。

【実施例12】

【0122】

上記実施の形態又は、実施例によって作製されたELパネルを用いた電子機器の一例として、図19に示すテレビ受像器、携帯書籍（電子書籍）、携帯電話を完成させることができる。

【0123】

図19（A）のテレビ受像器は、筐体2001に液晶又はEL素子を利用した表示用モジュール2002が組みこまれ、受信機2005により一般のテレビ放送の受信をはじめ、モデム2004を介して有線又は無線による通信ネットワークに接続することにより一方向（送信者から受信者）又は双方向（送信者と受信者間、又は受信者間同士）の情報通信をすることができる。テレビ受像器の操作は、筐体に組みこまれたスイッチ又は別体のリモコン装置2006により行うことが可能であり、このリモコン装置にも出力する情報を表示する表示部2007が設けられていても良い。

【0124】

また、テレビ受像器にも、主画面2003の他にサブ画面2008を第2の表示用モジュールで形成し、チャネルや音量などを表示する構成が付加されていても良い。この構成において、主画面2003を視野角の優れたEL表示用モジュールで形成し、サブ画面を低消費電力で表示可能な液晶表示用モジュールで形成しても良い。また、低消費電力化を優先させるためには、主画面2003を液晶表示用モジュールで形成し、サブ画面をEL表示用モジュールで形成し、サブ画面は点滅可能とする構成としても良い。

【0125】

図19（B）は携帯書籍（電子書籍）であり、本体3101、表示部3102、3103、記憶媒体3104、操作スイッチ3105、アンテナ3106等を含む。

【0126】

図19（C）は携帯電話であり、3001は表示用パネル、3002は操作用パネルである。表示用パネル3001と操作用パネル3002とは接続部3003において接続されている。接続部3003における、表示用パネル3001の表示部3004が設けられている面と操作用パネル3002の操作キー3006が設けられている面との角度θは、任意に変えることができる。さらに、音声出力部3005、操作キー3006、電源スイッチ3007、音声入力部3008を有している。

【実施例13】

【0127】

本発明に係る半導体素子は、図20に示す液滴吐出システムによって形成するのがよい。

【0128】

まず、CAD、CAM、CAE等の回路設計ツール100によって、回路設計が行われ

、所望の薄膜及びアライメントマーカーの配置箇所を決定する。

【0129】

次に、設計された薄膜及びアライメントマーカーの配置箇所を含む薄膜パターンのデータ101は、記録媒体又はLAN (Local Area Network) 等の情報網を介して、液滴吐出装置を制御するコンピュータ102に入力される。そして、薄膜パターンのデータ101に基づいて、液滴吐出手段103が有するノズル（筒状の、先の細い穴から液体や気体を噴出させる装置）のうち、該薄膜を構成する材料を含む組成物を貯蔵し、又は該組成物を貯蔵するタンクと接続されている最適な吐出口径を有するノズルが決定され、続いて、液滴吐出手段103の走査経路（移動経路）が決定される。なお、予め最適なノズルが決まっている場合は、該ノズルの移動経路のみを設定すればよい。

【0130】

次に、該薄膜が形成される基板104上にフォトリソグラフィー技術やレーザー光を用いて、アライメントマーカー117を形成する。そして、アライメントマーカーが形成された基板を液滴吐出装置内のステージ116に設置し、該装置に具備された撮像手段105によりアライメントマーカーの位置を検出し、画像処理装置106を介して、コンピュータ102に位置情報107として入力される。コンピュータ102では、CAD等により設計された薄膜パターンのデータ101と、撮像手段105によって得られるアライメントマーカーの位置情報107とを照らし合わせて、基板104と液滴吐出手段103との位置合わせを行う。

【0131】

その後、コントローラ108によって制御された液滴吐出手段103が、決定された走査経路に従って、組成物118を吐出することにより、所望の薄膜パターン109が形成される。なお、組成物の吐出量は、吐出口の径を選択することにより、適宜調整することができるが、吐出口の移動速度、吐出口と基板との間隔、組成物の吐出速度、吐出空間の雰囲気、該空間の温度、湿度等のあらゆる条件によって微妙に異なってくるため、これらの条件も制御できるようになることが望ましい。これらは、予め実験、評価によって最適な条件を求めておき、組成物の材料毎にデータベース化しておくのがよい。

【0132】

ここで、薄膜パターンデータとしては、例えば、液晶表示装置、EL表示装置等に用いられるアクティブマトリクス型TFT基板の回路図等が挙げられる。図20中の円内の回路図は、このようなアクティブマトリクス型TFT基板に用いられる導電膜を模式的に示したものである。121は所謂ゲート配線、122はソース信号線（2nd配線）、123は画素電極又は正孔注入電極若しくは電子注入電極を指す。また、120は基板、124はアライメントマーカーを示している。当然、薄膜パターン109は、薄膜パターン情報におけるゲート配線121に対応するものである。

【0133】

また、液滴吐出手段103は、ここでは、ノズル110、111、112が一体化された構成となっているが、これに限定されるものではない。また、各ノズルは、それぞれ複数の吐出口113、114、115を有している。上記薄膜パターン109は、ノズル110のうち、所定の吐出口113を選択することによって形成されたものである。

【0134】

なお、液滴吐出手段103は、あらゆる線幅の薄膜パターンの作製に対応できるように、また、タクトタイムを向上させるため、吐出口径、吐出量、又はノズルピッチの異なる複数のノズルを備えておくのが望ましい。また、吐出口の間隔はできる限り狭い方が望ましい。また、一辺が1m以上から6畳程度の大面積の基板に対して、スループットの高い吐出を行うために、1m以上の長さを有するノズルを備えておくことが望ましい。また、伸縮機能を備え、吐出口の間隔を自由に制御することができるようにしてよい。また、高解像度、即ち、滑らかなパターンを描画するために、ノズル又はヘッドが斜めに傾くようにしておくのが望ましい。これによって、矩形状など、大面積の描画が可能となる。

【0135】

また、ヘッドのノズルピッチを変えたものを一つのヘッドに平行に備え付けてもよい。この場合、吐出口径は同じでもよいし、異ならせててもよい。

【0136】

また、上記のように、複数のノズルを用いた液滴吐出装置となる場合には、私用していないノズルを収納するための、待機場所を設けておく必要がある。この待機場所には、またガス供給手段とシャワーヘッドを設けることにより、組成物の溶媒と同じ気体の雰囲気下に置換することができるため、乾燥をある程度防止することができる。さらに、清浄な空気を供給し、作業領域の埃を低減するクリーンユニット等を備え付けてもよい。

【0137】

ただし、ノズルの仕様上、吐出口の間隔が狭くできないときには、ノズルピッチが表示装置における画素の整数倍となるように設計するとよい。これによって、図21のように、ノズルをずらして組成物を吐出することができる。

【0138】

また、撮像手段105としては、CCD（電荷結合素子）のような光の強弱を電気信号に変換する半導体素子を用いたカメラを用いればよい。

【0139】

上述した方法は、基板104を載せたステージ116を固定し、液滴吐出手段103を決定された経路に従って走査させることによって、薄膜パターン109を形成するものである。それに対して、液滴吐出手段103を固定し、薄膜パターンのデータ101に基づいて決定された経路に従って、ステージ116をXYθ方向に搬送させることによって、薄膜パターン109を形成してもよい。この際、液滴吐出手段103が複数のノズルを有している場合には、該薄膜を構成する材料を含む組成物を貯蔵し、又は該組成物を貯蔵するタンクと接続されている最適な吐出口径を有するノズルを決定する必要がある。

【0140】

また、上述した方法は、ノズル110の所定の一つの吐出口のみを用いて薄膜パターン109を吐出形成するものであるが、形成する薄膜の線幅や膜厚に応じて、図22～25に示すように、複数の吐出口を用いて組成物を吐出してもよい。

【0141】

また、複数のノズルを用い、冗長機能を持たせてもよい。例えば、最初にノズル112（又は111）から組成物が吐出されるが、ノズル110からも、同一の組成物が吐出されるよう吐出条件を制御することにより、前方のノズル112において吐出口詰まり等の支障を来しても、後方のノズル110から組成物を吐出することができるため、少なくとも配線の断線等を防止することが可能となる。

【0142】

また、吐出口径の異なる複数のノズルから組成物を吐出するように吐出条件を制御することにより、図22、23に示すのように、平坦な薄膜を、より短縮されたタクトタイムで形成することができる。この方法は、特にLCDにおける画素電極や、ELディスプレイにおける正孔注入電極又は電子注入電極（図20の123に相当）のように、組成物の吐出面積が大きく、かつ平坦性が要求されるような薄膜の形成に特に適している。

【0143】

さらに、吐出口径の異なる複数のノズルから組成物を吐出するように吐出条件を制御することにより、図24のように、配線の線幅が異なるパターンを一度に形成することができる。

【0144】

さらに、吐出口径の異なる複数のノズルから組成物を吐出するように吐出条件を制御することにより、図25のように、絶縁膜12の一部に設けられたアスペクト比が高い開孔部に、組成物を充填させることができる。この方法によれば、ボイド（絶縁膜12と配線の間に生じる虫食い状の孔）が生じることなく、平坦化された配線を形成することができる。

【0145】

薄膜や配線の形成に用いられる液滴吐出システムにおいて、上記のごとく、薄膜パターンを示すデータを入力する入力手段と、前記データに基づいて、前記薄膜を構成する材料を含む組成物を吐出するためのノズルの移動経路を設定する設定手段と、基板上に形成されたアライメントマーカーを検出するための撮像手段と、前記ノズルの移動経路を制御する制御手段とを有する構成とすることにより、液滴吐出時におけるノズル又は基板の移動経路を的確に制御する必要がある。液滴吐出システムを制御するコンピュータに組成物吐出条件制御プログラムを読み込ませることにより、吐出する組成物やそのパターンに応じて、ノズル又は基板移動速度、組成物の吐出量・噴射距離・噴射速度、吐出環境の雰囲気・温度・湿度、基板加熱温度などの諸条件も的確に制御することができる。

【0146】

これによって、所望の太さ、厚さ、形状を有する薄膜や配線を、短いタクトタイム、高スループットの下で、所望の箇所に精度良く作製することができ、ひいては、それらの薄膜や配線を用いて作製したTFTのような半導体素子、該半導体素子を用いて作製した液晶ディスプレイ(LCD)、有機ELディスプレイのような発光装置、LSI等の製造歩留まりを向上させることができる。特に、本発明を用いることにより、任意の場所に薄膜や配線のパターンを形成でき、形成するパターンの太さ、厚さ、形状も調整できるので、一辺が1mを越える、例えば6畳分にも及ぶ大面積の半導体素子基板等も、低コストで歩留まり良く製造することができる。

【産業上の利用可能性】

【0147】

本発明は、上記方法を用いて、ソース領域及びドレイン領域を形成した後に、チャネル領域となる部分をチャネル保護膜として機能する絶縁膜で覆い、島状半導体膜を形成しているため、レジストマスクを設ける必要がなく、工程を簡略化することができる。このように、本発明は、ソース電極及びドレイン電極のメタルマスクを用いて一導電型半導体膜を除去し、ソース領域及びドレイン領域を形成するというチャネルエッチ型特有の方法と、その後、チャネル領域が除去されるのを防ぐためにチャネル保護膜を形成するというチャネル保護型特有の方法とを混合させた、新たなタイプの半導体素子の形成手段を有することを特徴としている。そして、本発明は、上記構成を備えていることにより、レジストマスクを全く用いることなく、ソース電極及びドレイン電極のメタルマスクのみで半導体素子を作製することができる。したがって、本発明に係る半導体素子、及びその作製方法は、液滴吐出法を積極的に利用しうる最適の構造、プロセスを提供するものとして有意である。

【図面の簡単な説明】

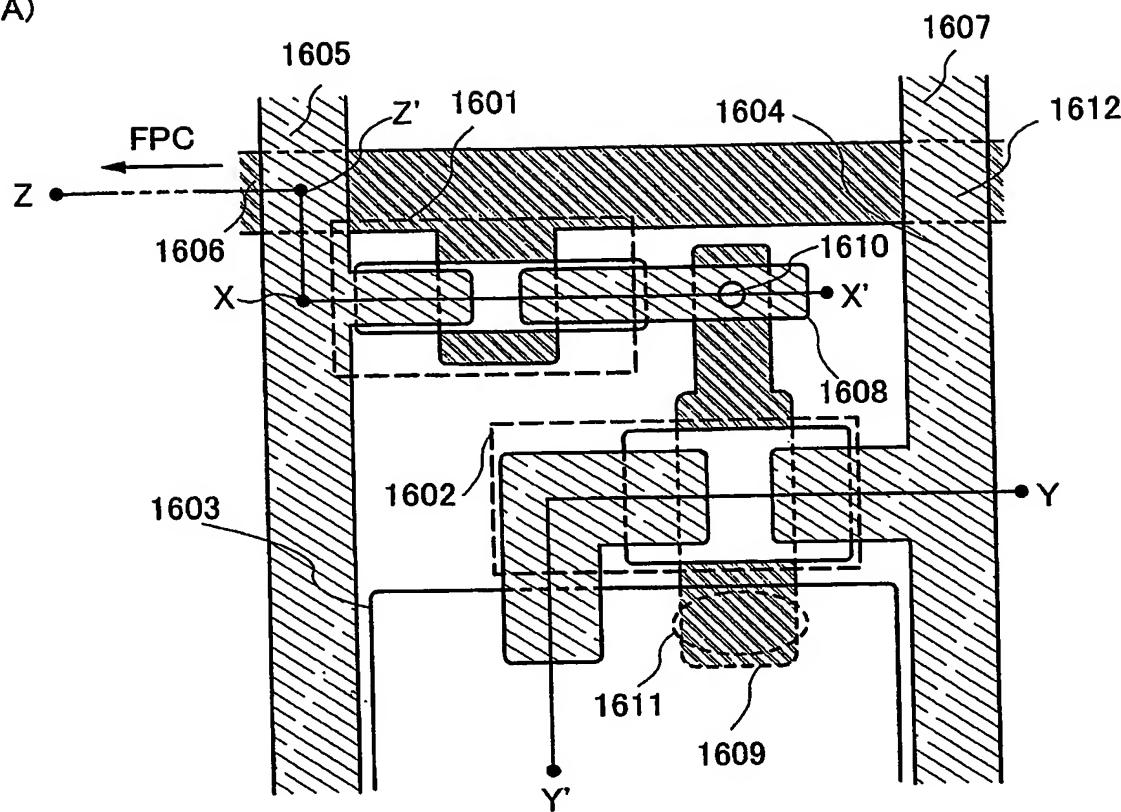
【0148】

- 【図1】本発明を用いたTFTの上面図
- 【図2】本発明を用いたTFTの上面図
- 【図3】本発明を用いたEL表示装置の工程概略図
- 【図4】本発明を用いたEL表示装置の工程概略図
- 【図5】本発明を用いたEL表示装置の工程概略図
- 【図6】本発明を用いたEL表示装置の工程概略図
- 【図7】本発明を用いたEL表示装置の工程概略図
- 【図8】本発明を用いた平坦化膜を有するEL表示装置の工程概略図
- 【図9】本発明を用いた平坦化膜を有するEL表示装置の工程概略図
- 【図10】本発明を用いた平坦化膜を有するEL表示装置の工程概略図
- 【図11】本発明を用いた平坦化膜を有するEL表示装置の工程概略図
- 【図12】本発明を用いた平坦化膜を有するEL表示装置の工程概略図
- 【図13】本発明を用いた平坦化膜を有するEL表示装置の工程概略図
- 【図14】本発明を用いた平坦化膜を有するEL表示装置の工程概略図
- 【図15】本発明を用いたTFTの上面図
- 【図16】酸化チタン膜の作製方法を説明する図

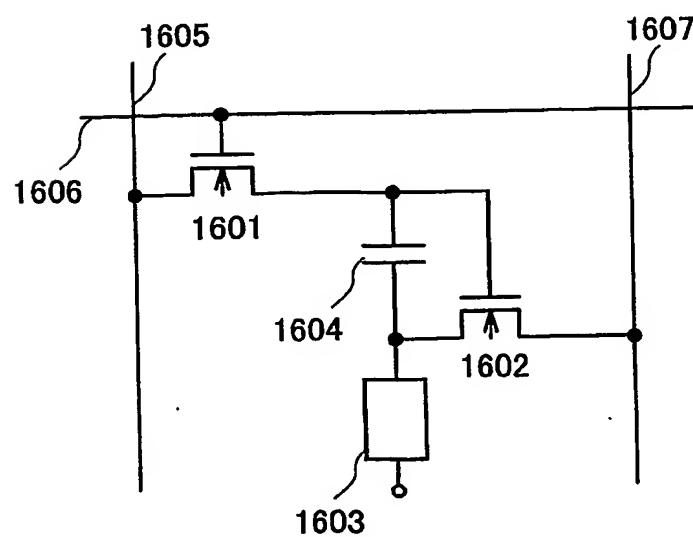
- 【図17】本発明を利用したトップエミッション型、ボトムエミッション型、デュアルエミッション型発光装置についての説明図
- 【図18】本発明を用いた半導体素子の工程概略図
- 【図19】本発明を用いた電子機器の一例を説明する図
- 【図20】液滴吐出システムの構成を示す図
- 【図21】画素ピッチのn倍のピッチのノズルを用い、偶数、奇数番目の配線を分けて吐出形成する実施形態の説明図
- 【図22】異なる口径を有する複数のノズルで画素電極を吐出形成する実施形態の説明図
- 【図23】異なる口径を有する複数のノズルで平坦な配線を吐出形成する実施形態の説明図
- 【図24】異なる口径を有する複数のノズルで異なる線幅の配線を吐出形成する実施形態の説明図
- 【図25】異なる口径を有する複数のノズルで開孔部に導電材料を吐出充填する実施形態の説明図

【書類名】 図面
【図1】

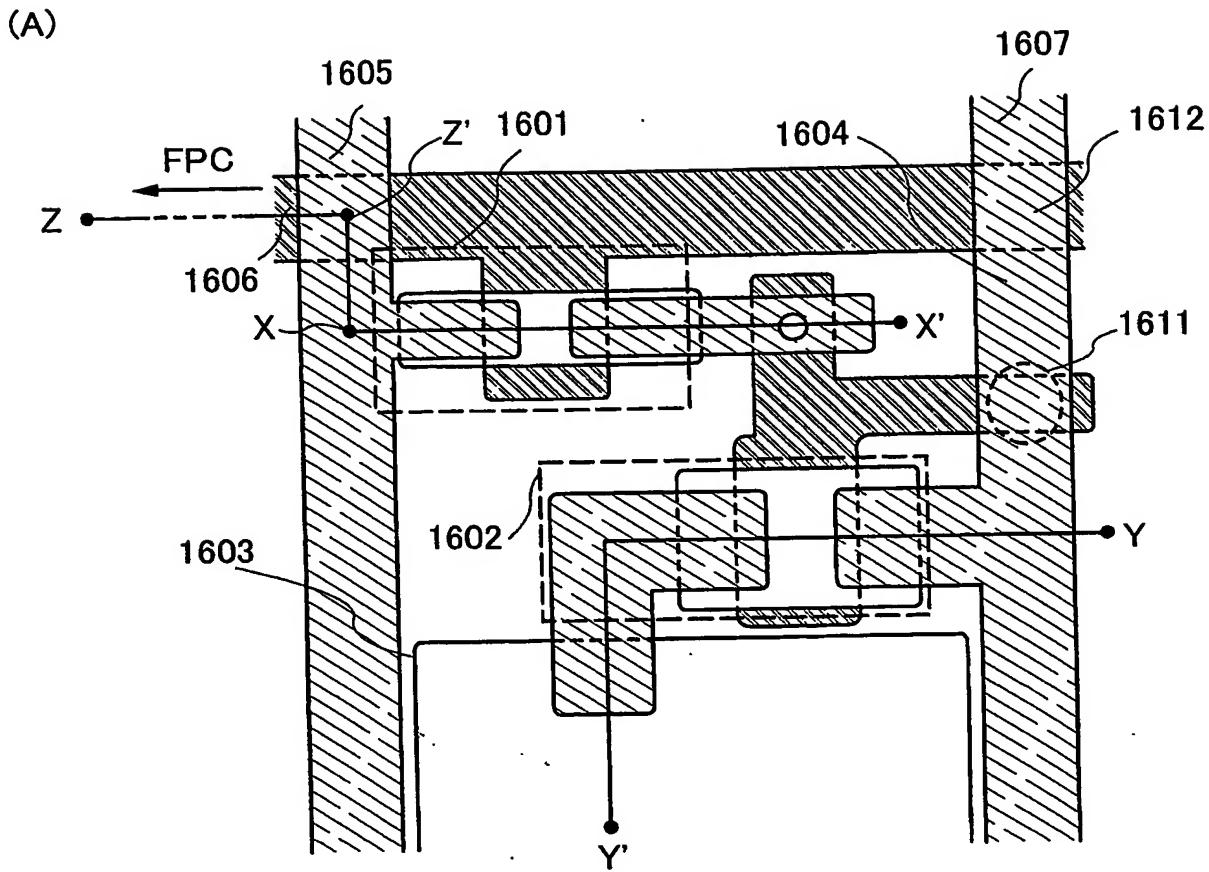
(A)



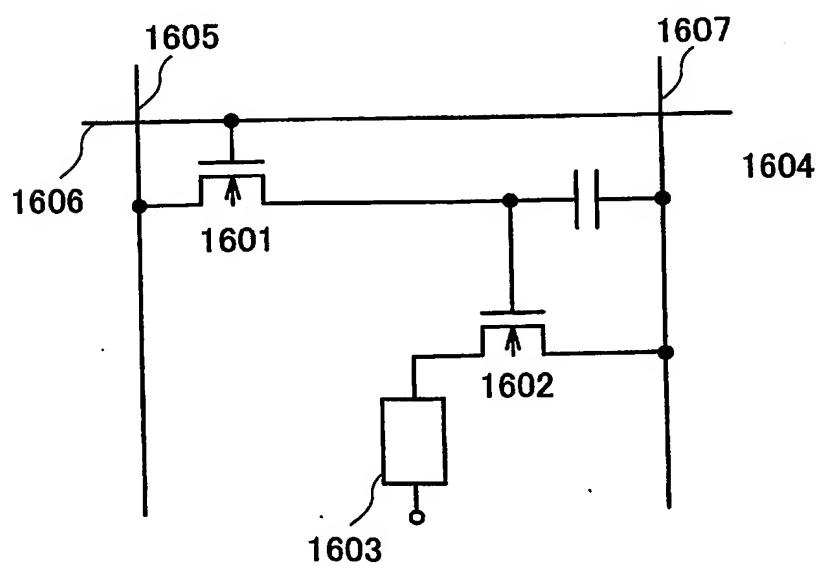
(B)



【図2】

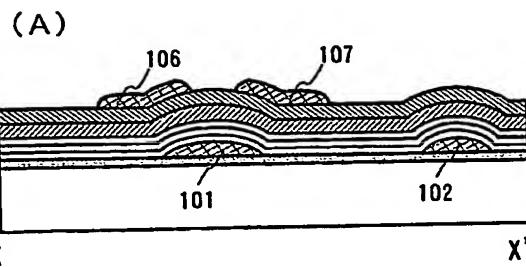


(B)

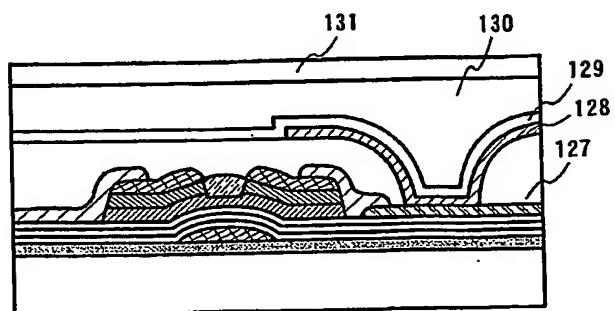
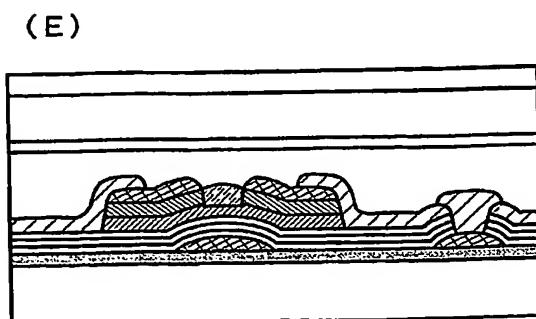
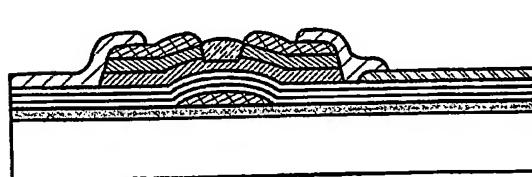
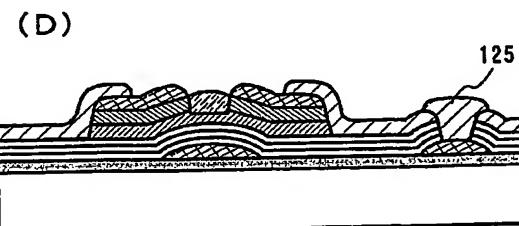
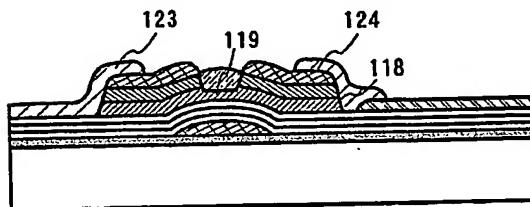
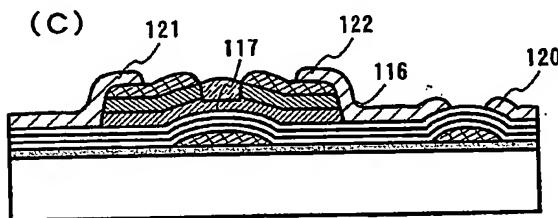
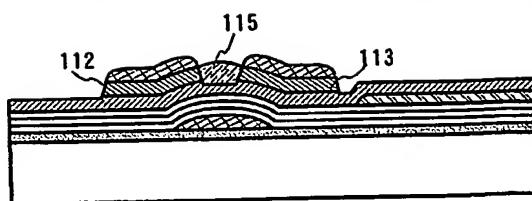
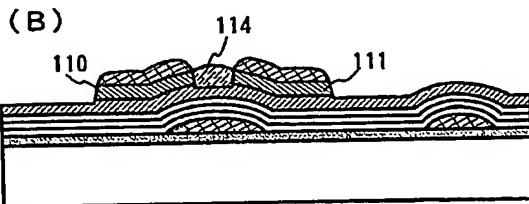
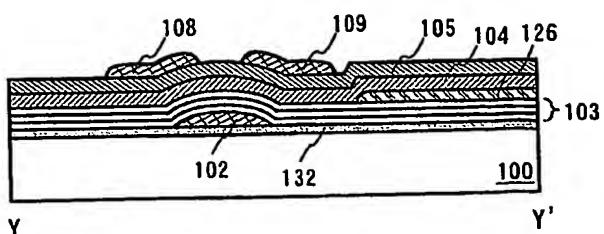


【図3】

スイッチング用 TFT 側断面



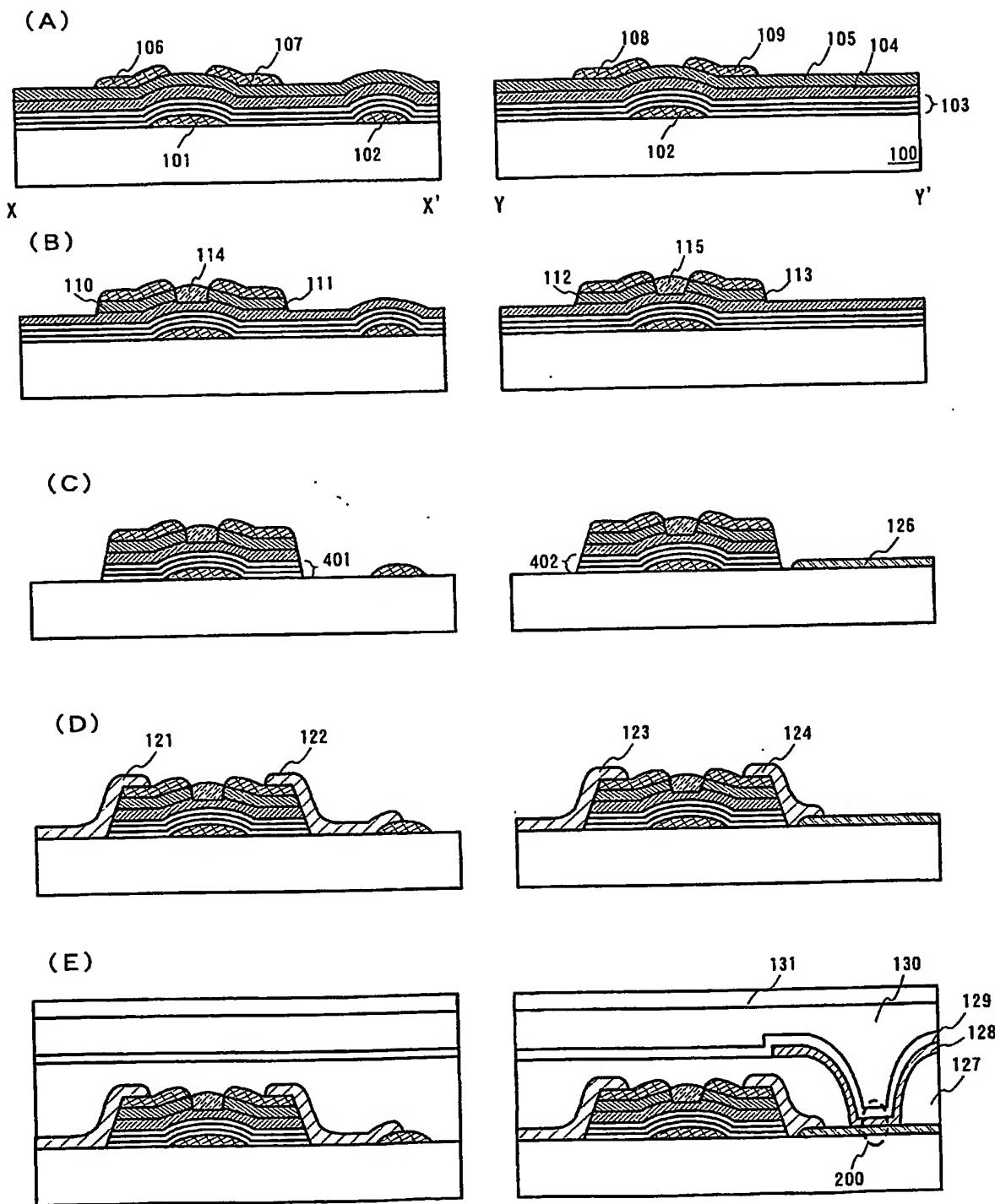
駆動用 TFT 側断面



【図4】

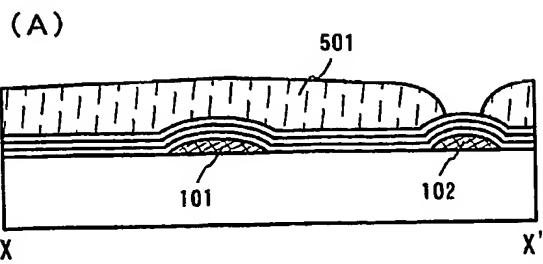
スイッチング用 TFT 側断面

駆動用 TFT 側断面

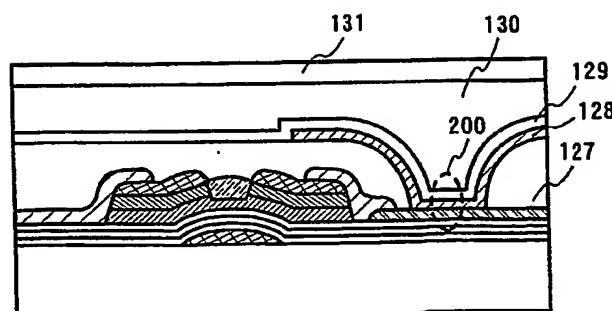
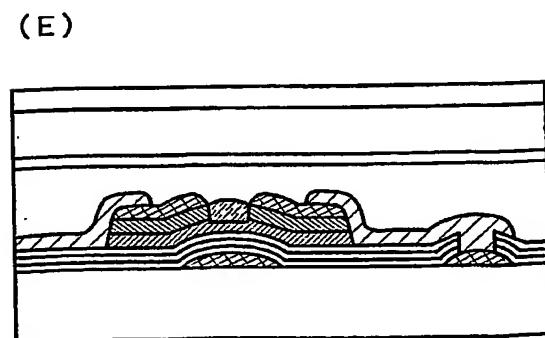
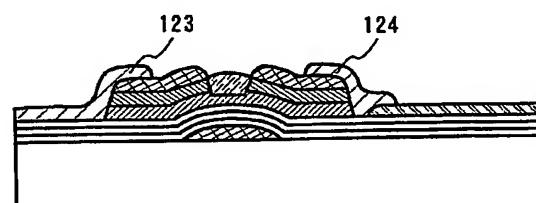
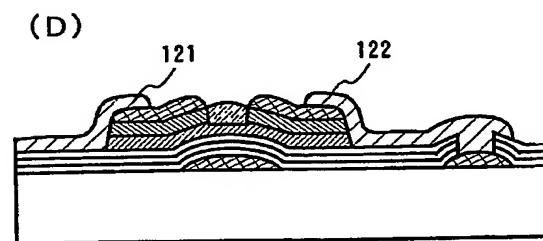
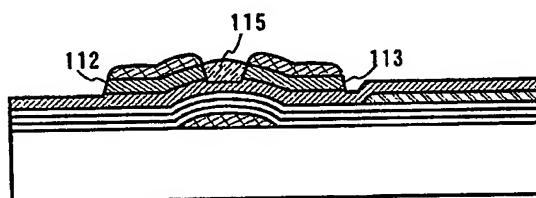
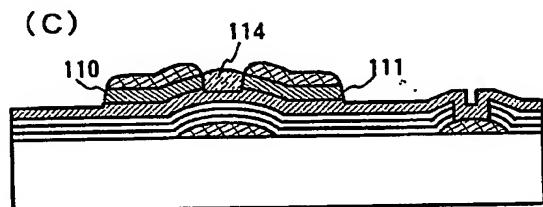
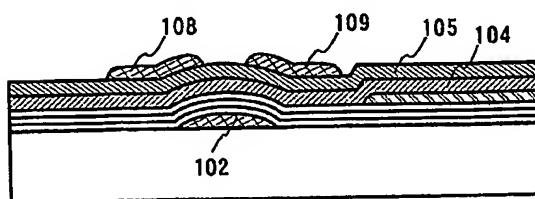
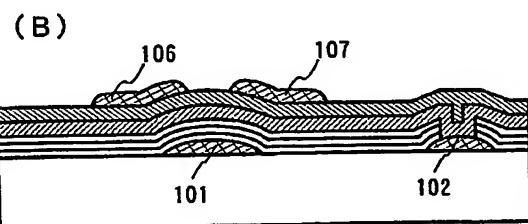
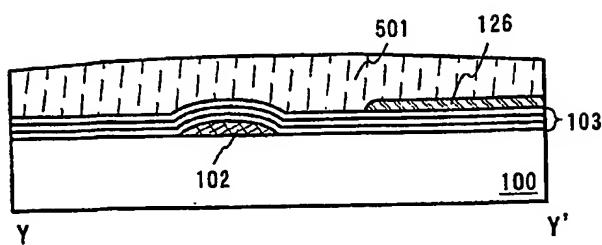


【図 5】

スイッチング用 TFT 側断面



駆動用 TFT 側断面

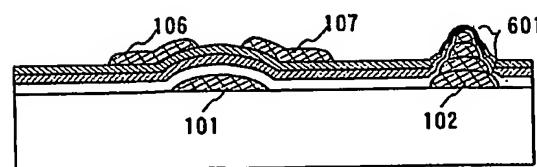


【図 6】

スイッチング用 TFT 側断面

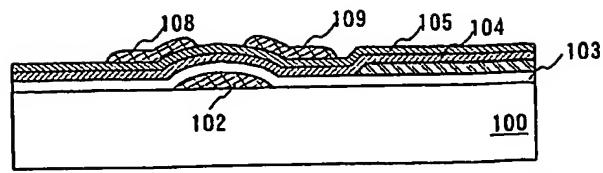
駆動用 TFT 側断面

(A)



X

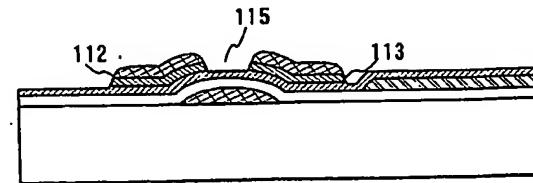
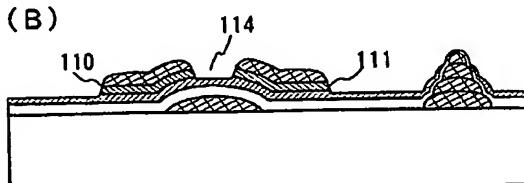
X'



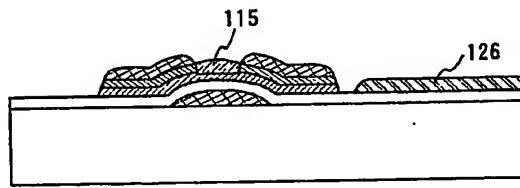
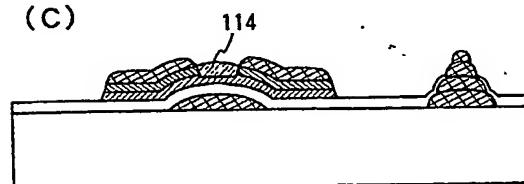
Y

Y'

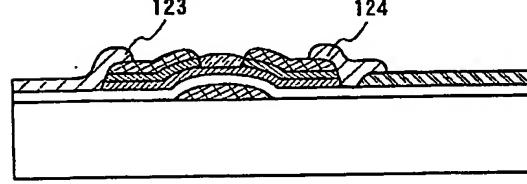
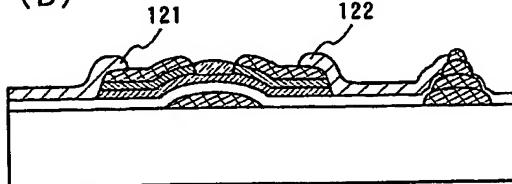
(B)



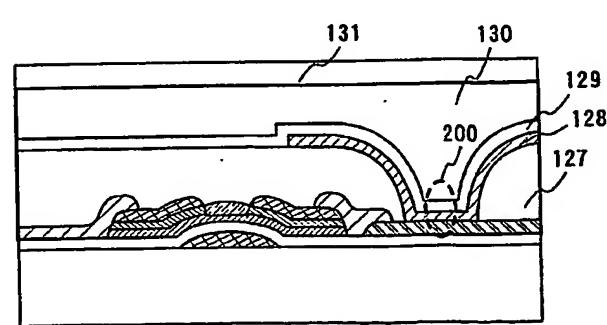
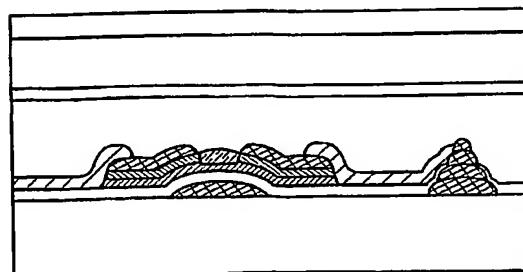
(C)



(D)



(E)

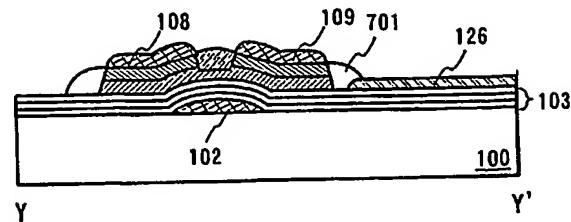
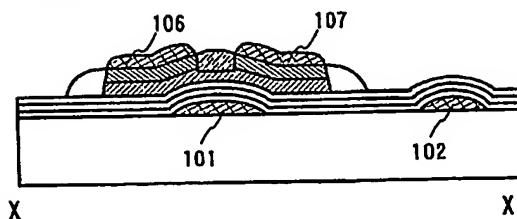


【図7】

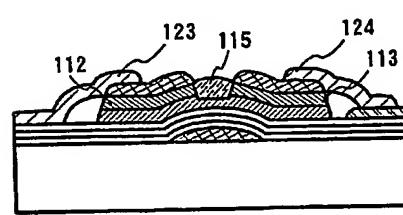
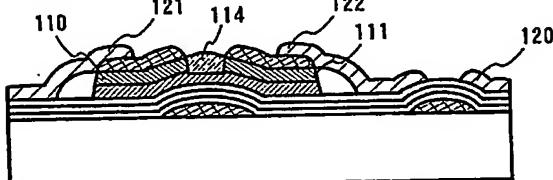
スイッチング用 TFT 側断面

駆動用 TFT 側断面

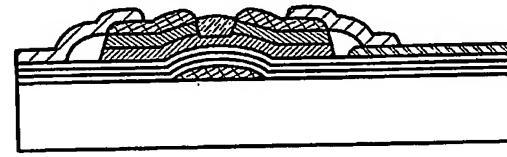
(A)



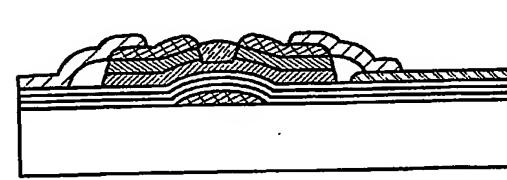
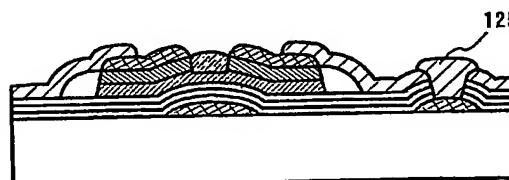
(B)



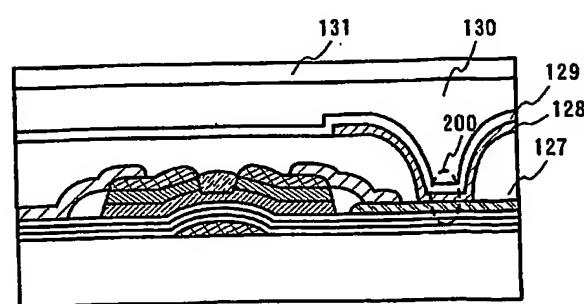
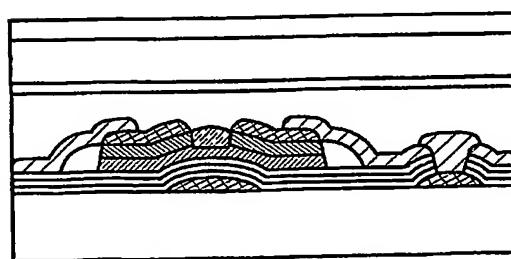
(C)



(D)



(E)

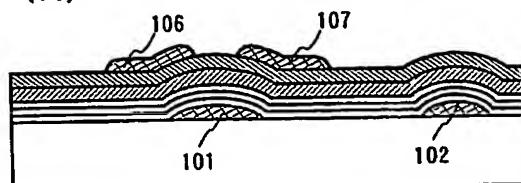


【図8】

スイッチング用 TFT 側断面

駆動用 TFT 側断面

(A)



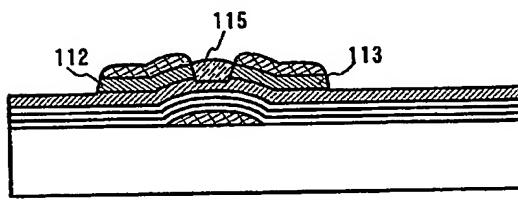
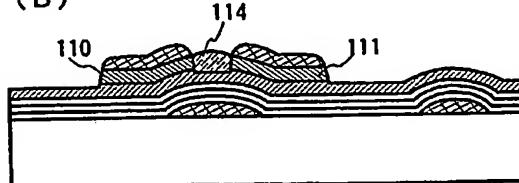
X

X'

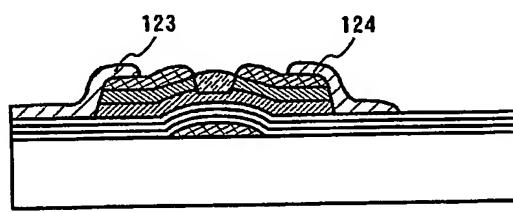
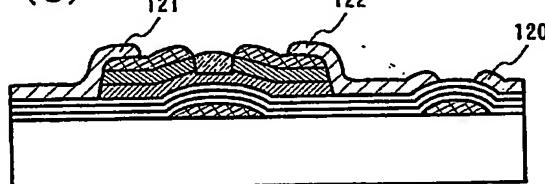
Y

Y'

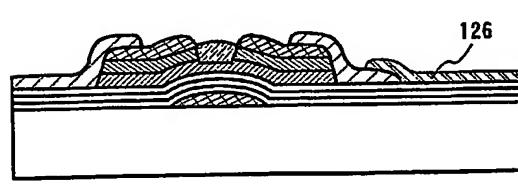
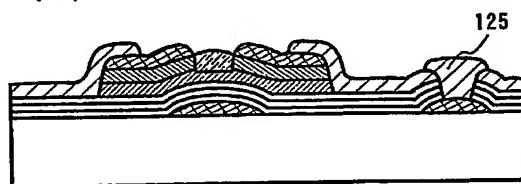
(B)



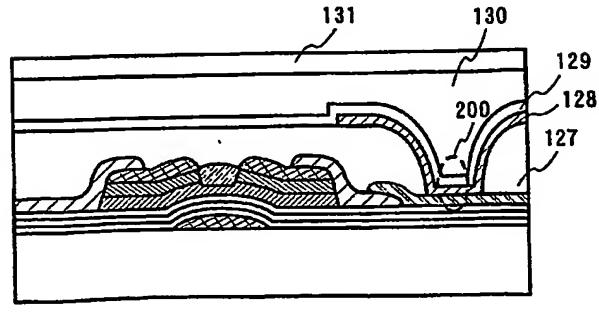
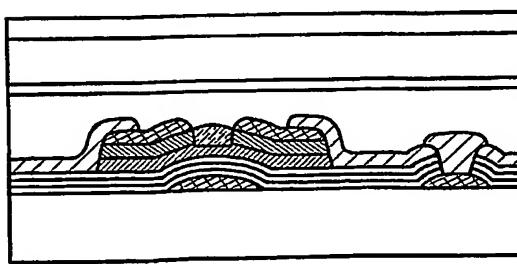
(C)



(D)



(E)

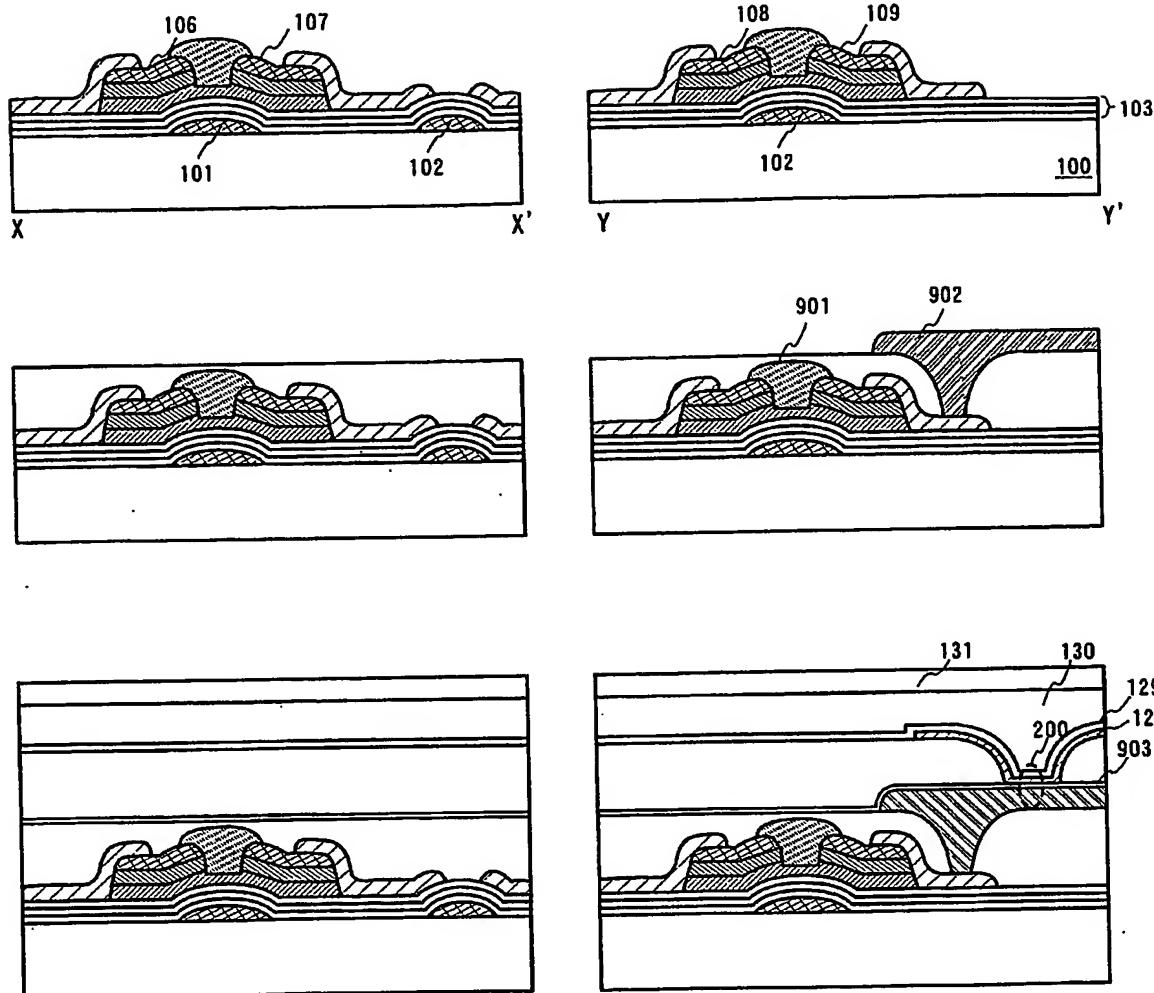


【図9】

(A) ルーズコンタクト

スイッチング用 TFT 側断面

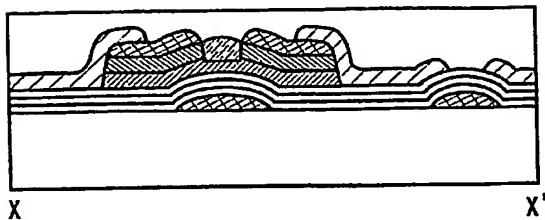
駆動用 TFT 側断面



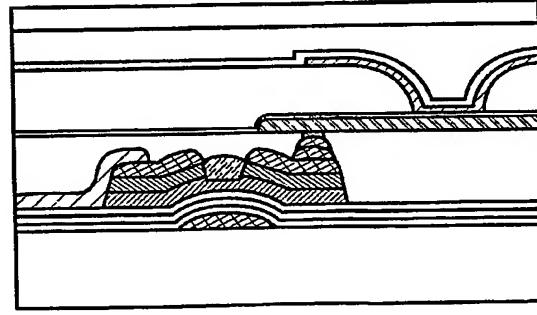
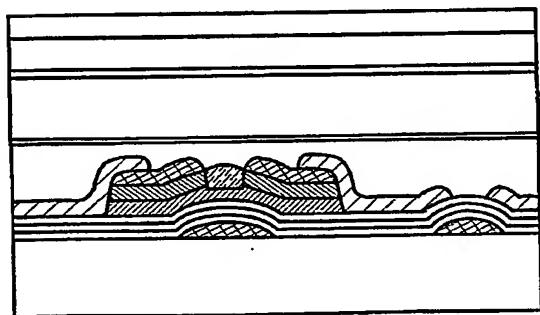
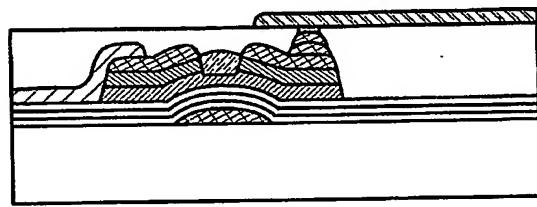
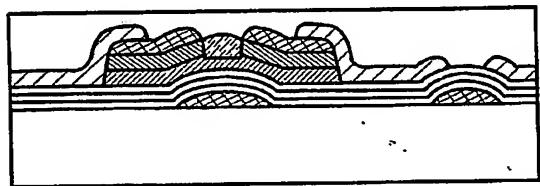
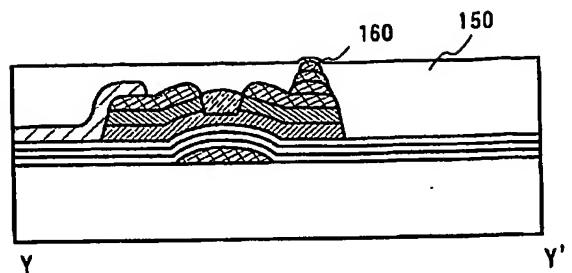
【図10】

(B) ピラーコンタクト

スイッチング用 TFT 側断面



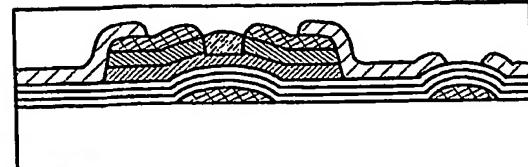
駆動用 TFT 側断面



【図11】

(C) 濾液性有機膜を用いたコンタクト開孔～1～

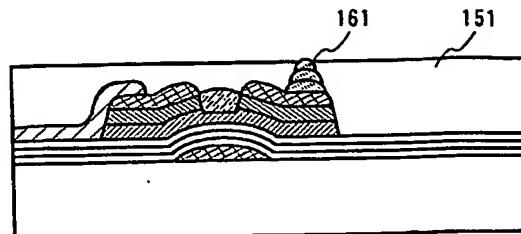
スイッチング用 TFT 側断面



X

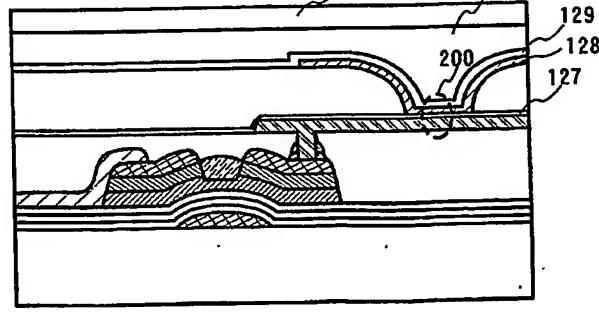
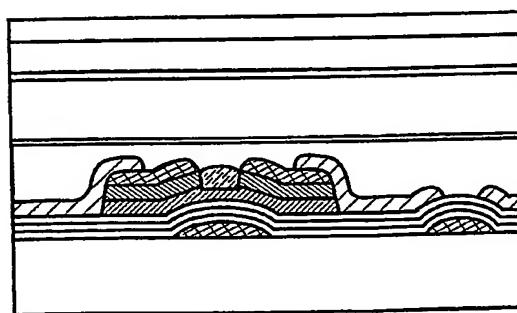
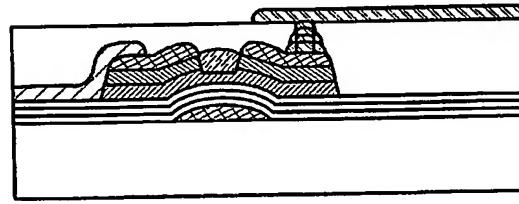
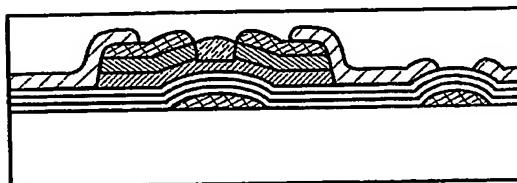
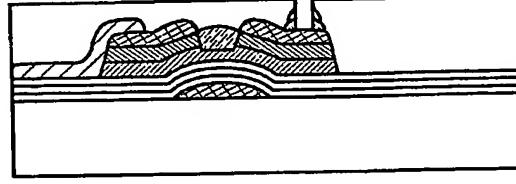
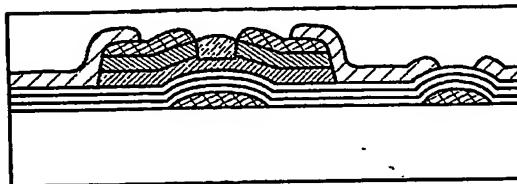
X'

駆動用 TFT 側断面



Y

Y'

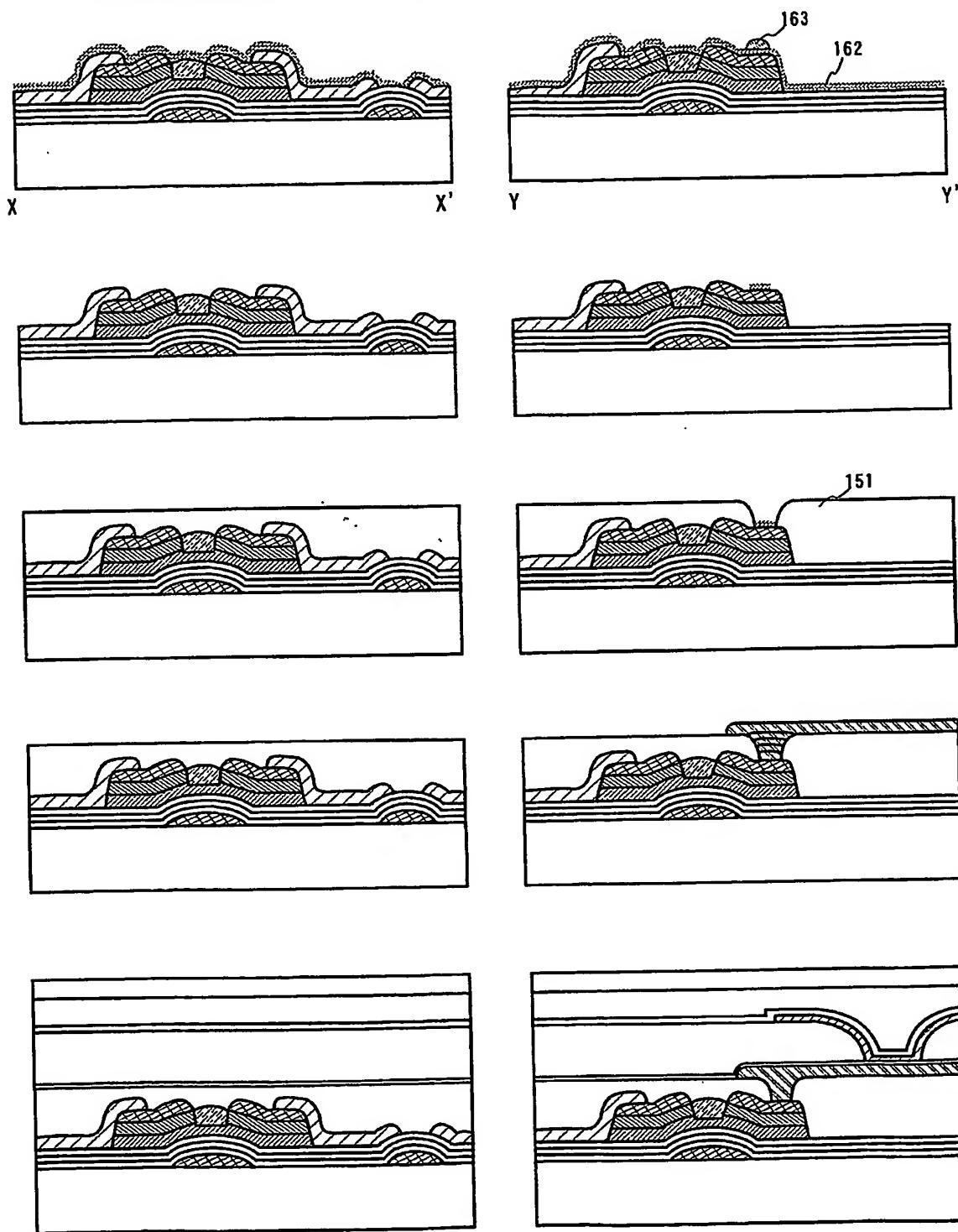


【図12】

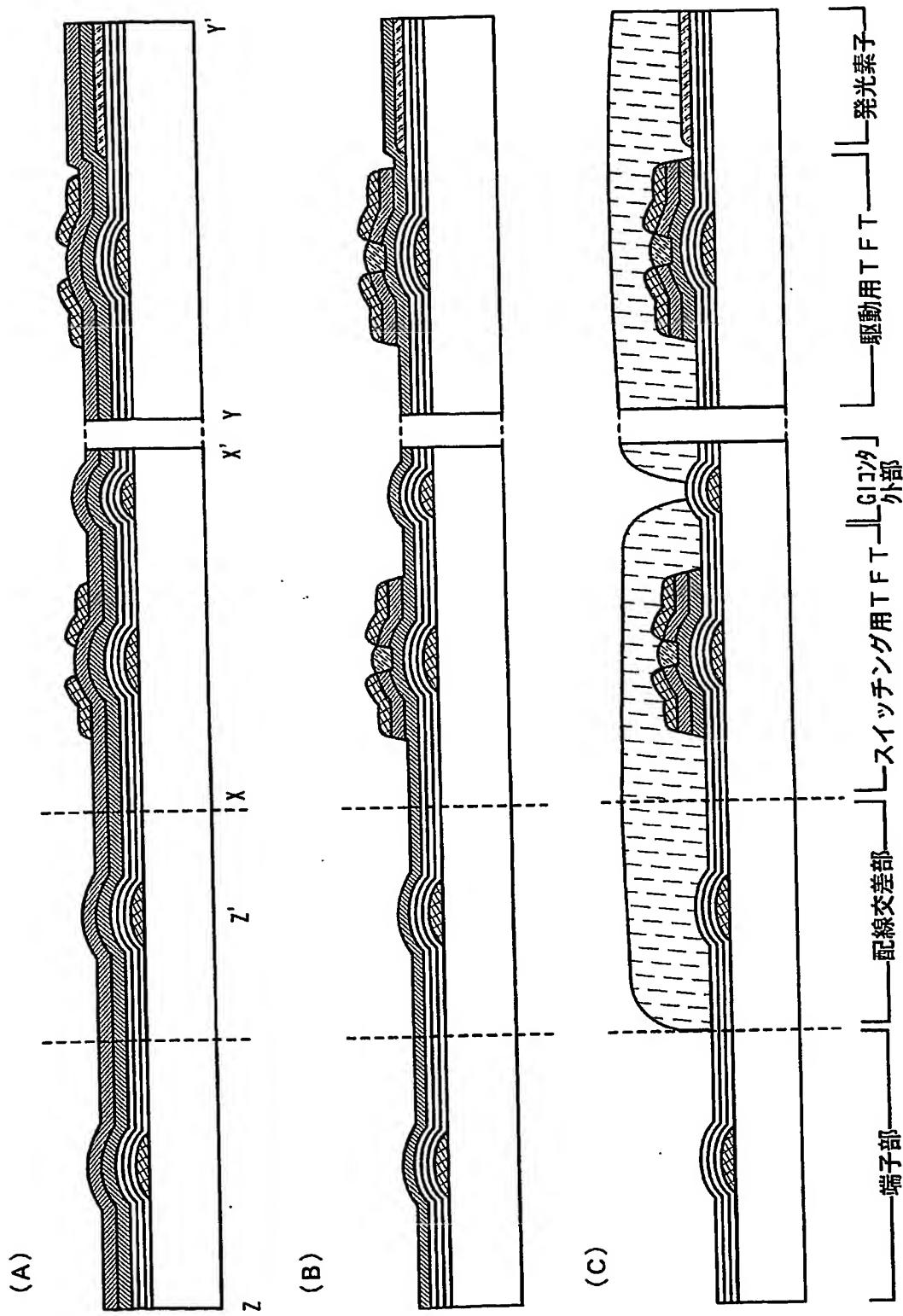
(D) 摩擦性有機膜を用いたコンタクト開孔～2～

スイッチング用 TFT 側断面

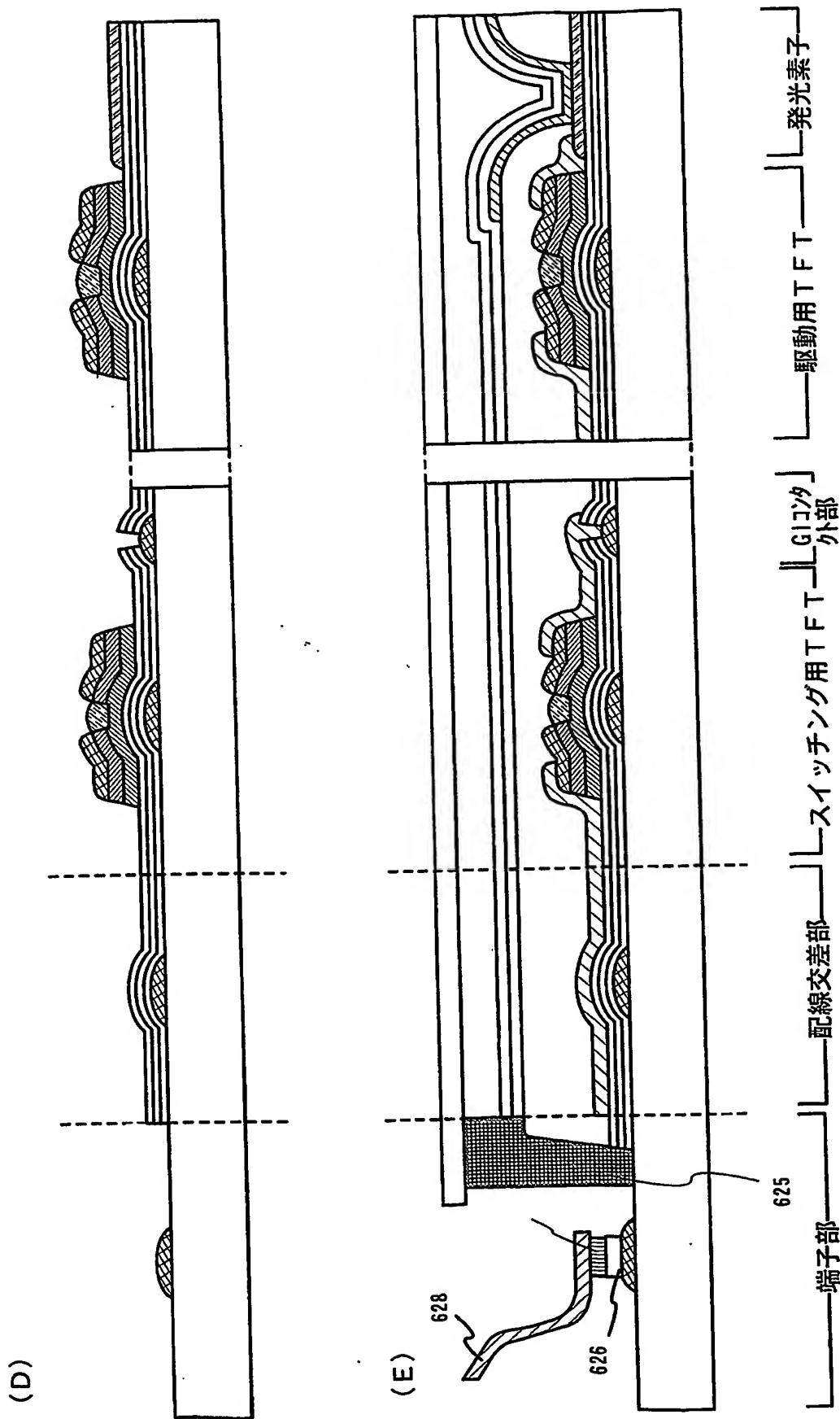
駆動用 TFT 側断面



【図13】

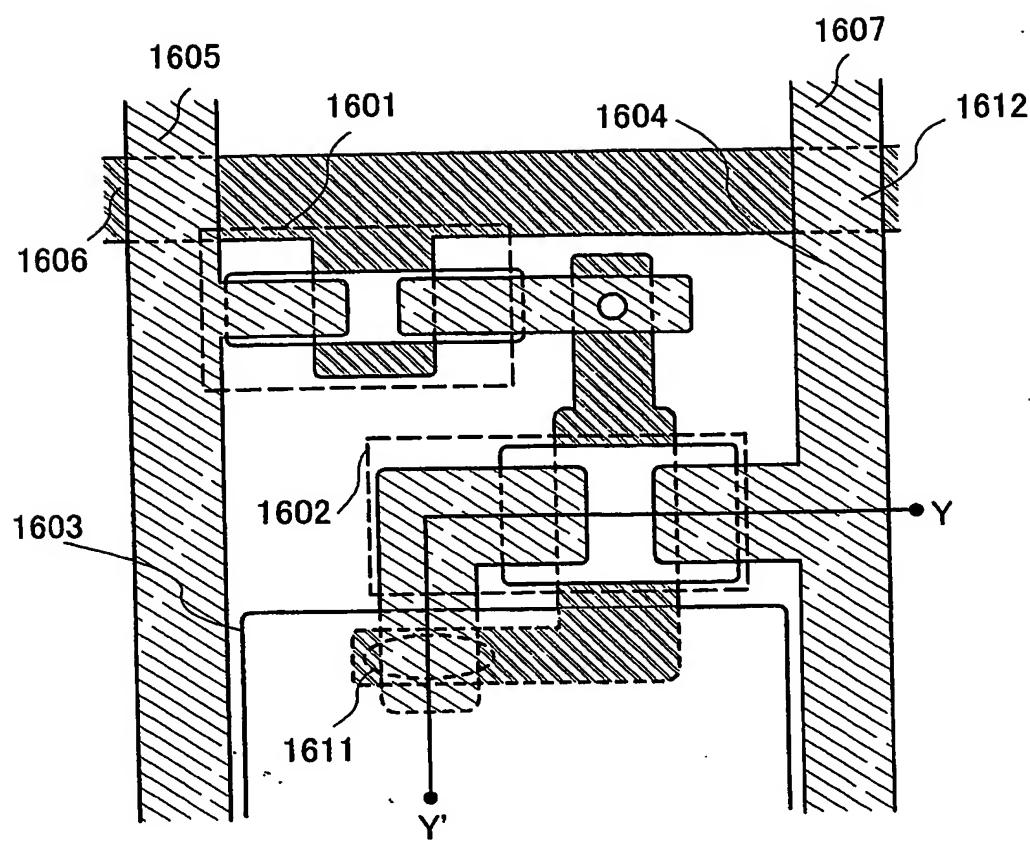


【図14】

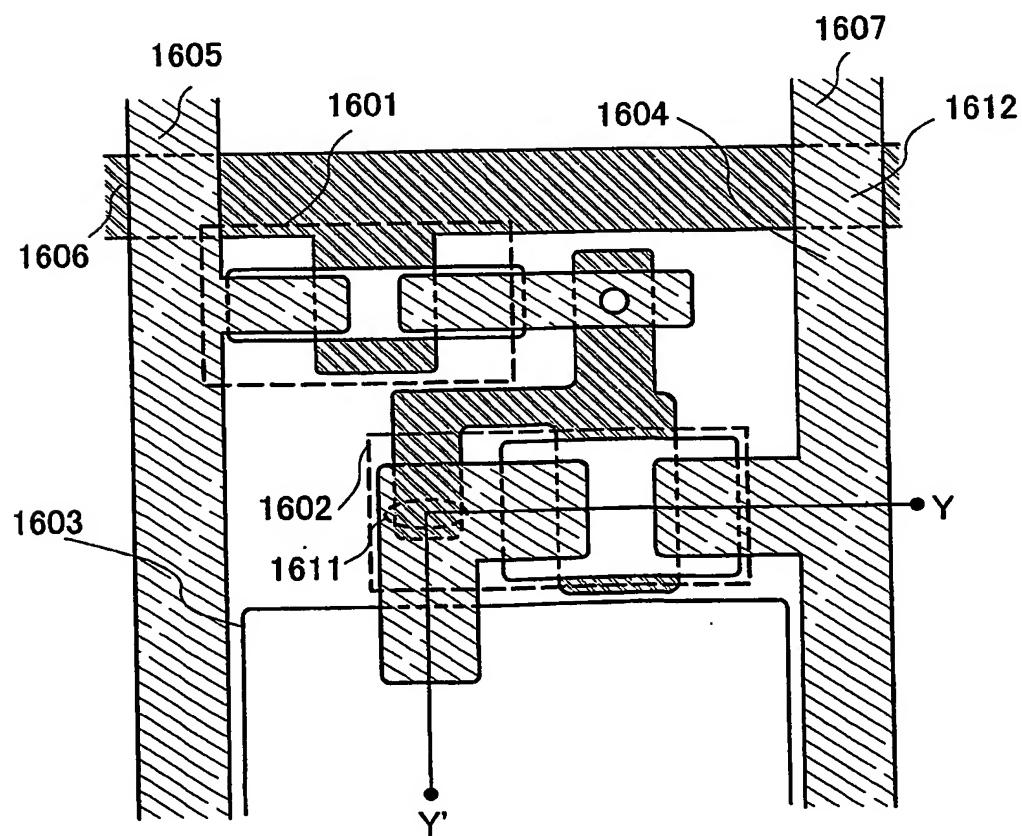


【図15】

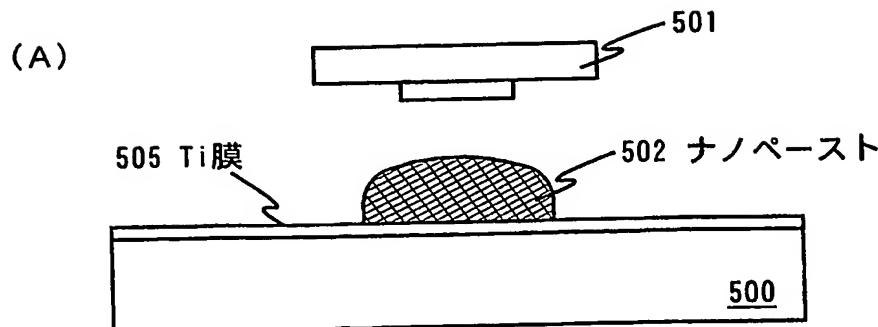
(A)



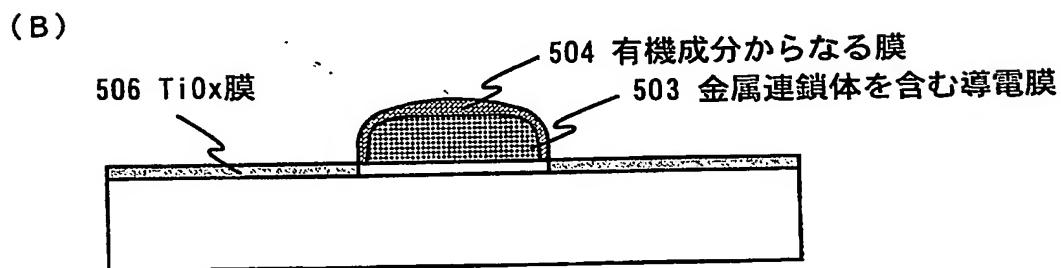
(B)



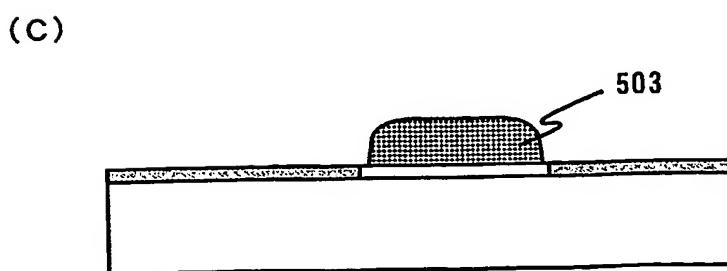
【図16】



乾燥・焼成

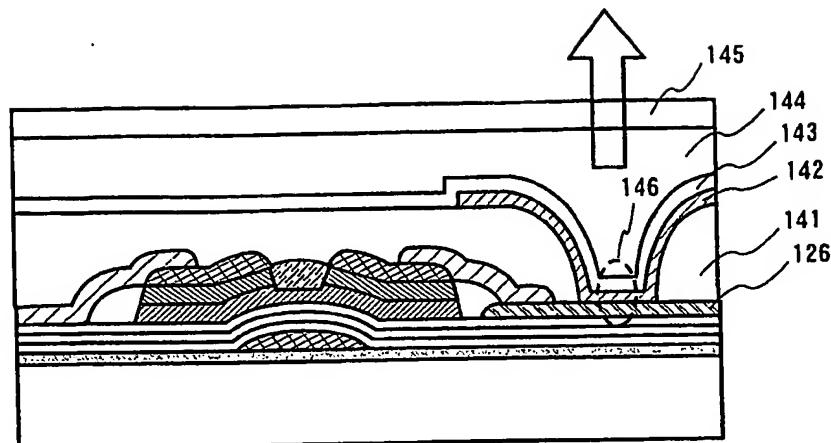


酸素を含む雰囲気下での焼成
または 酸素プラズマ処理

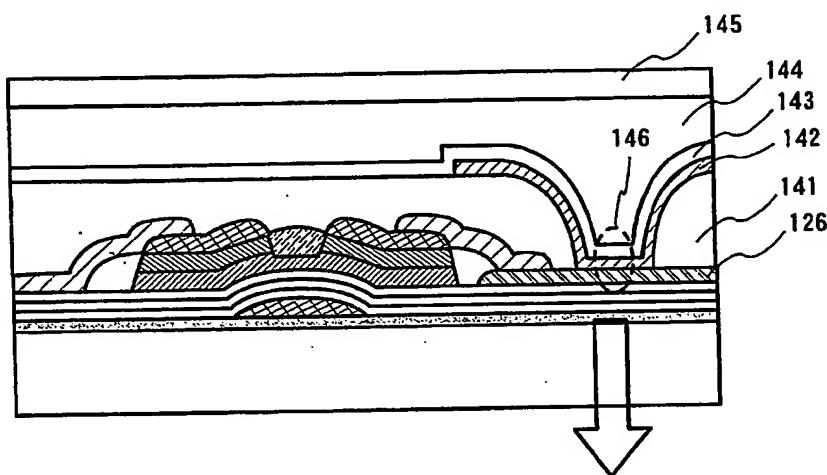


【図17】

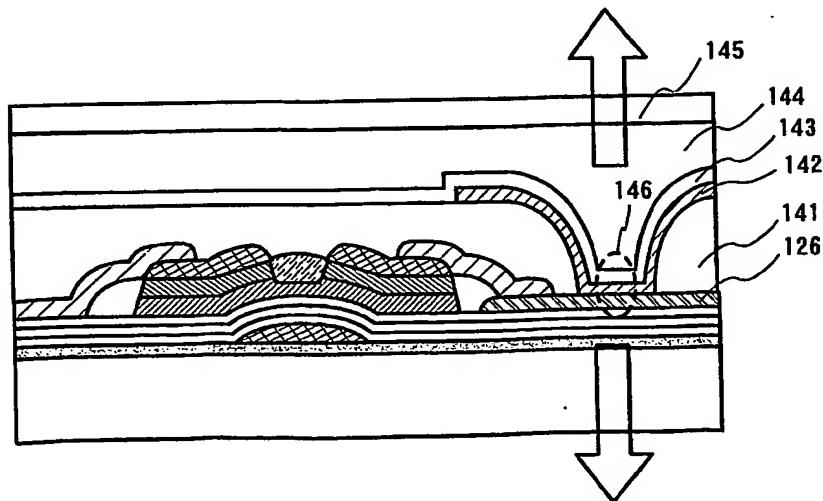
(A)



(B)

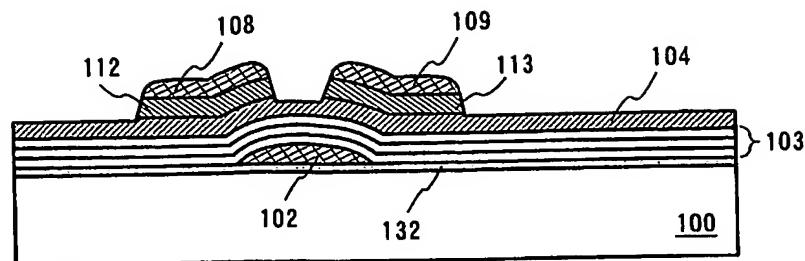


(C)

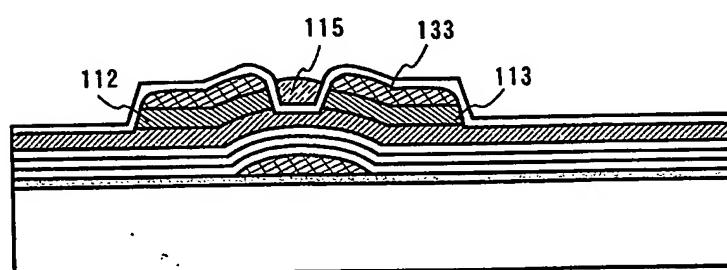


【図18】

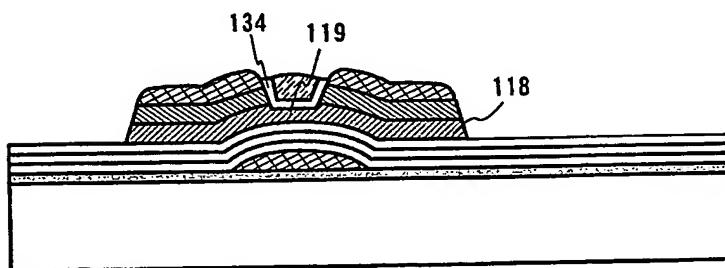
(A)



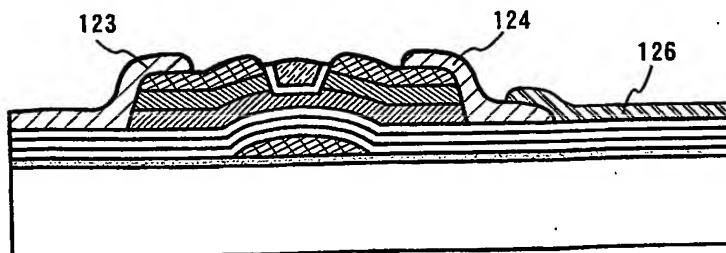
(B)



(C)

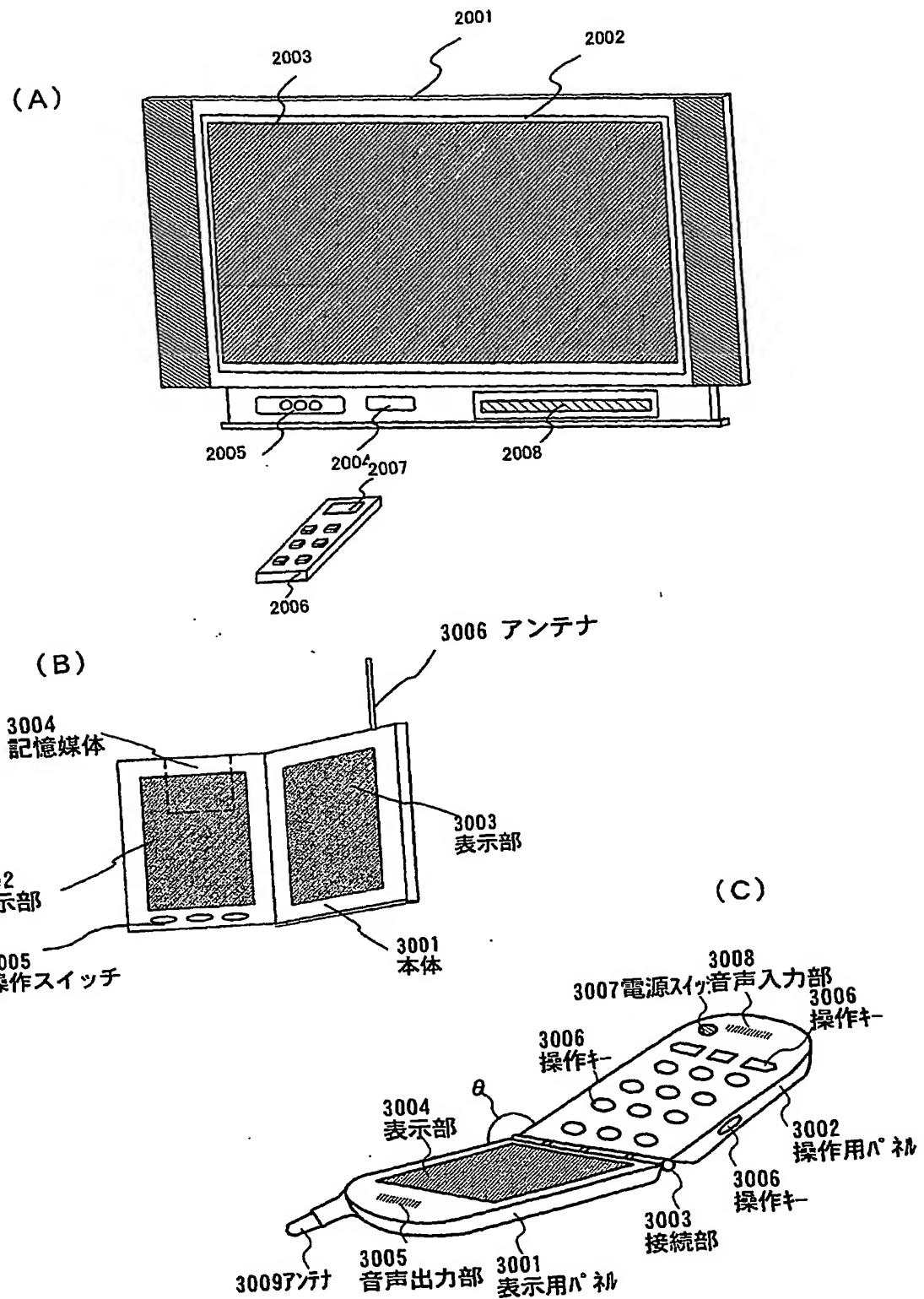


(D)

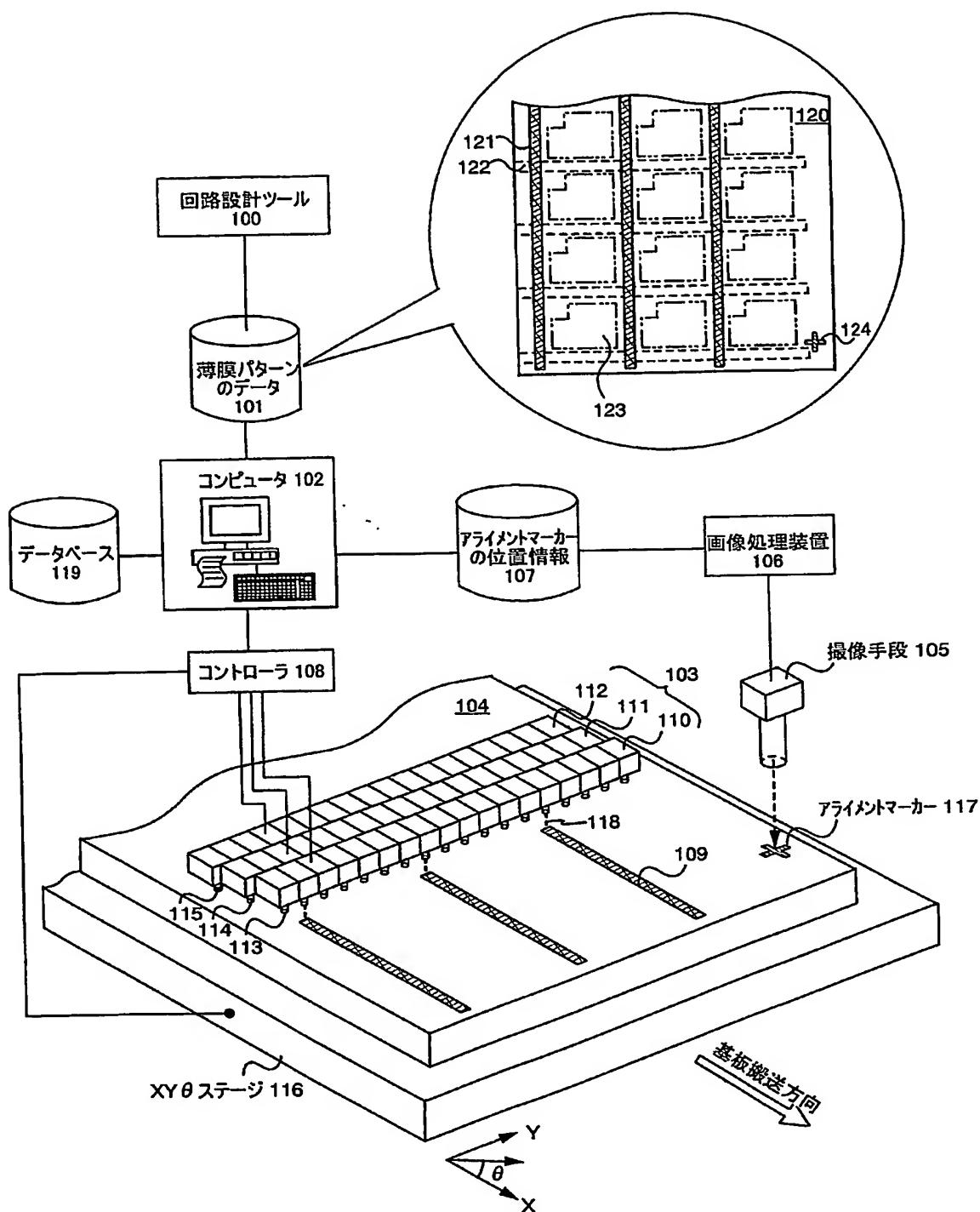


特願 2003-386022

【図19】

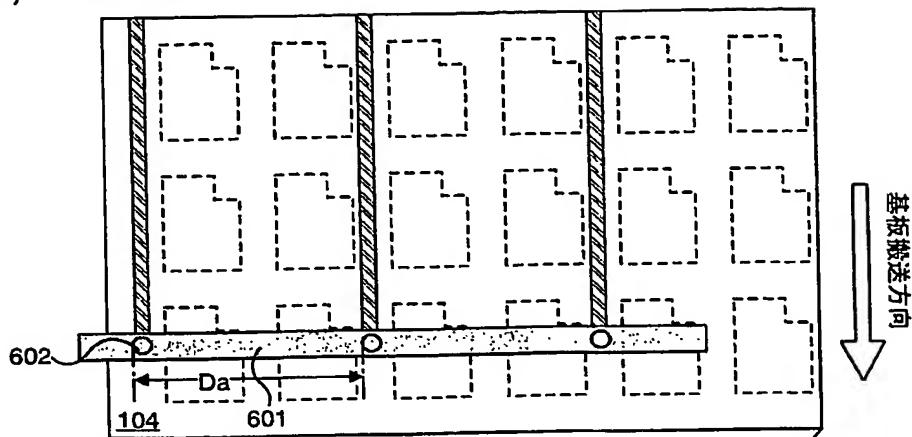


【図 20】

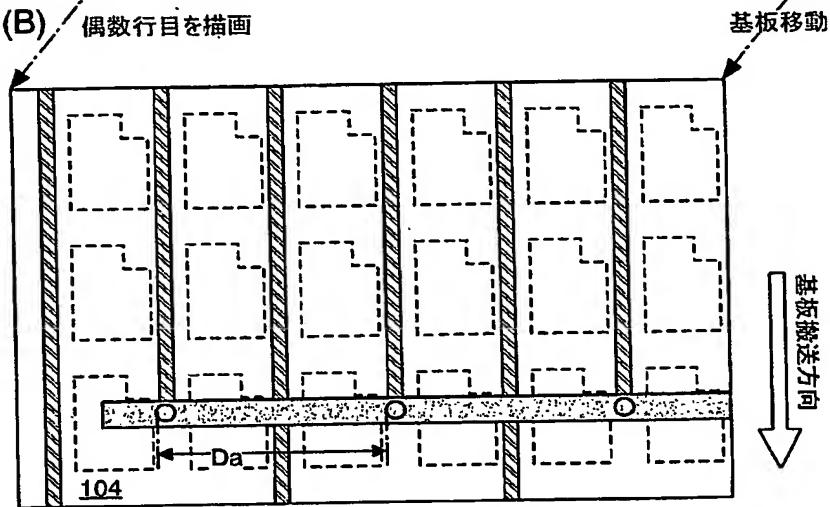


【図21】

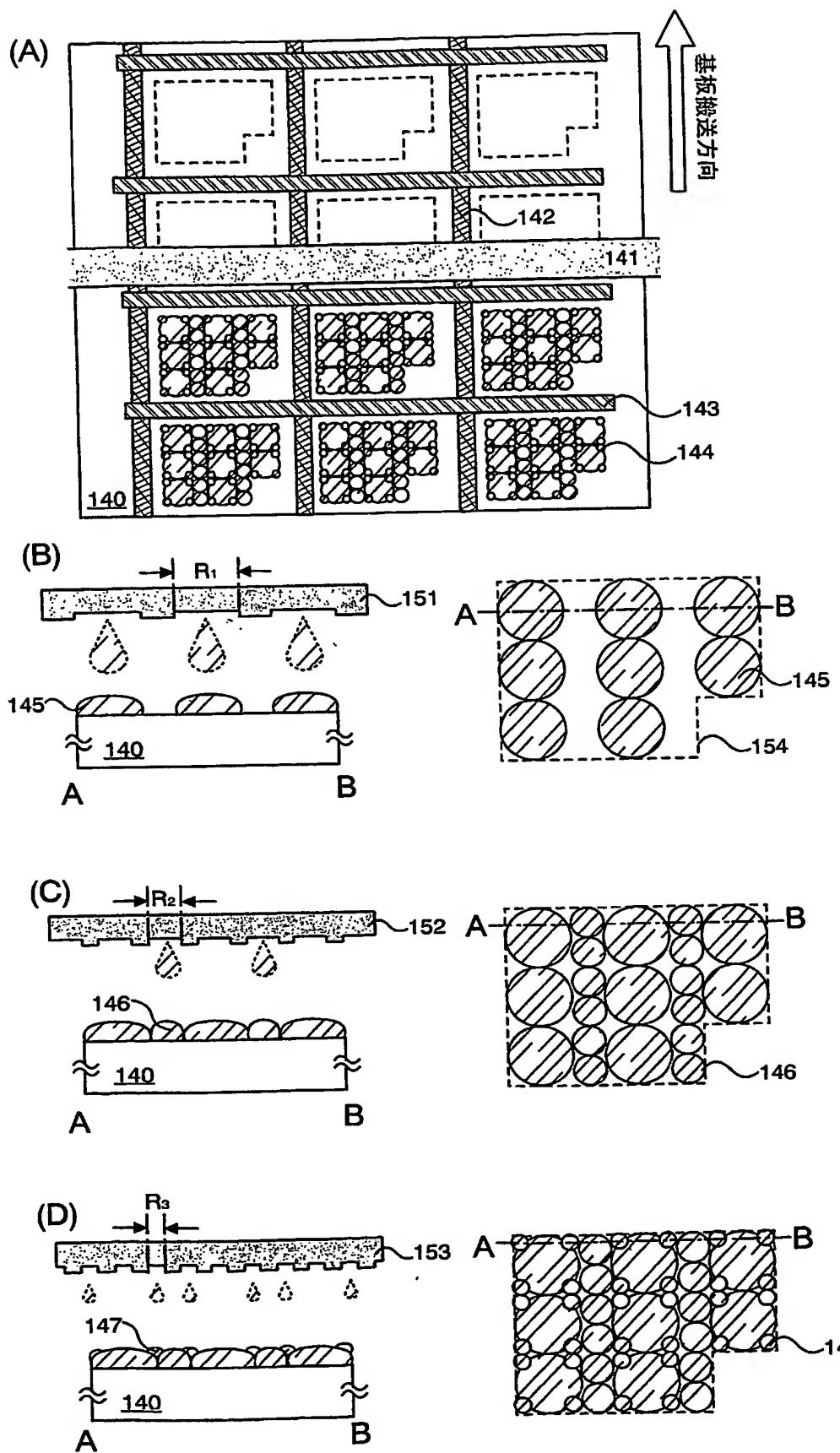
(A) 奇数行目を描画



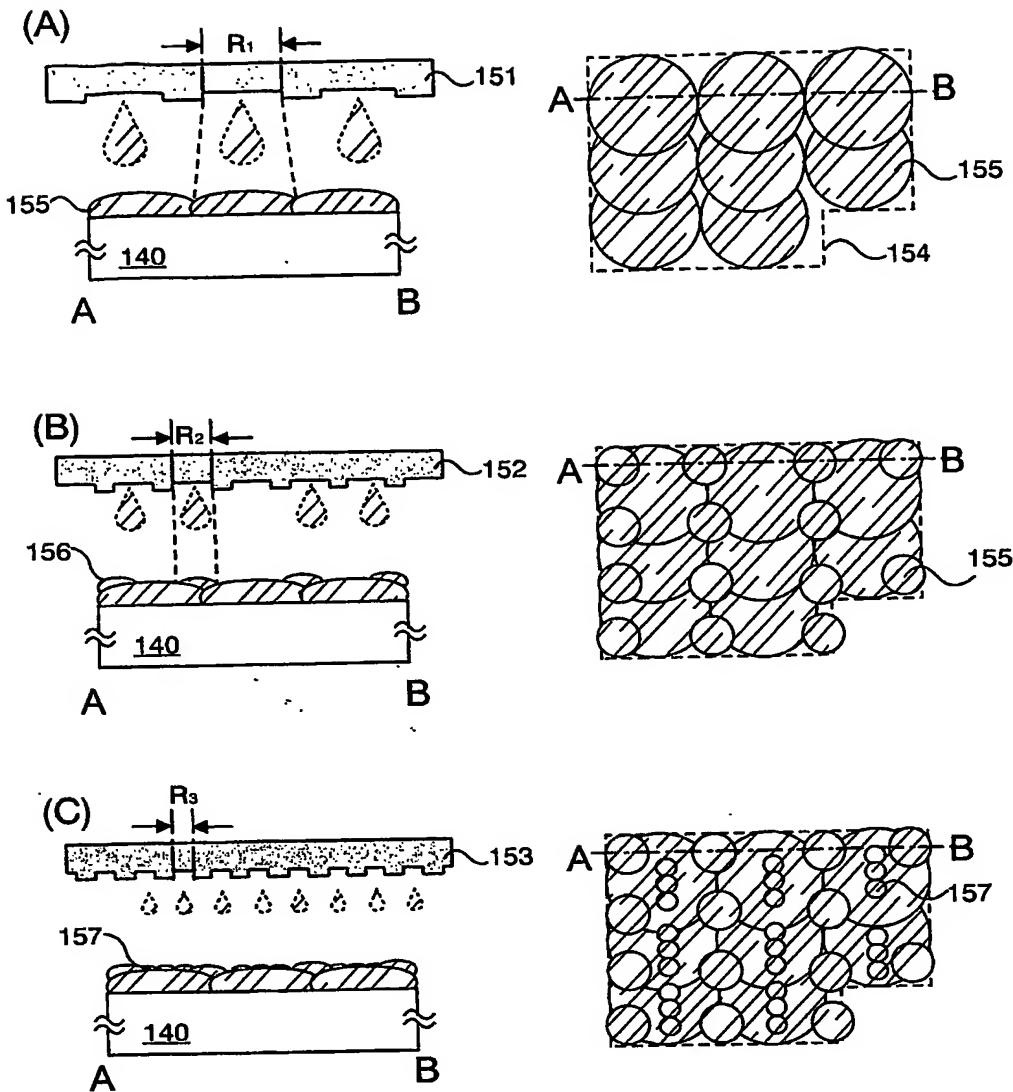
(B) 偶数行目を描画



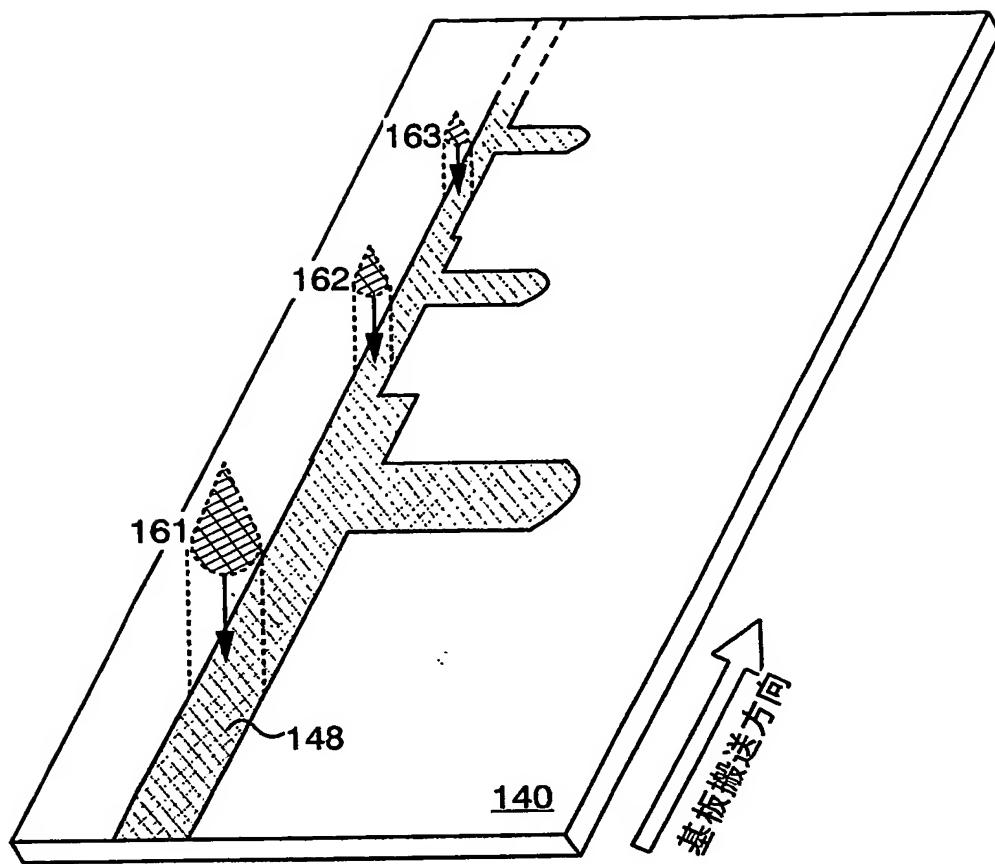
【図22】



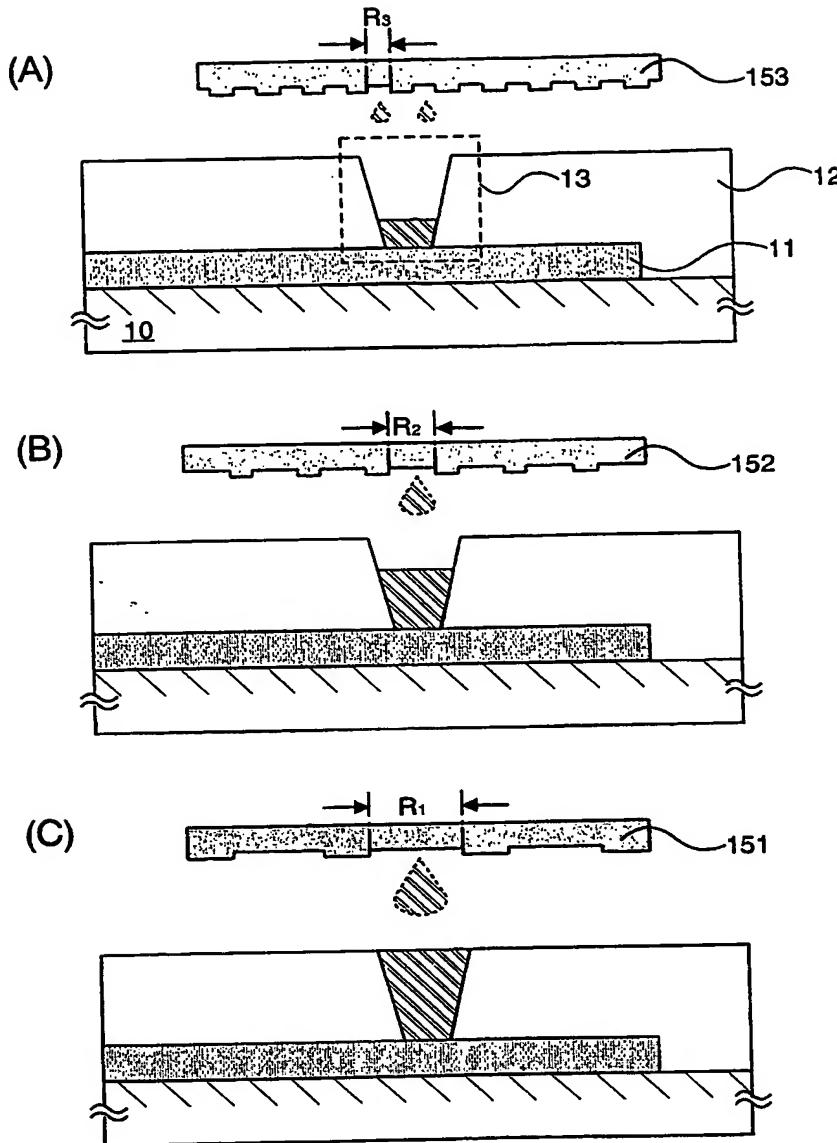
【図23】



【図 24】



【図25】



【書類名】要約書

【要約】

【課題】 有機化合物又は無機化合物を含む層からなる発光素子を、薄膜トランジスタ（TFT）で駆動させる場合、画素領域に設けられるスイッチング用TFTのON電流のバラツキを抑えるため、駆動用TFTを備えた、少なくとも2トランジスタ型の構造が必要となるため、大型基板へ移行するにつれ、半導体素子の構造及び工程の簡略化は喫緊の課題となっている。

【解決手段】 本発明は、ソース領域及びドレイン領域を形成した後に、チャネル領域となる部分をチャネル保護膜として機能する絶縁膜で覆い、島状半導体膜を形成しているため、レジストマスクを設ける必要がなく、メタルマスクのみで半導体素子を作製することができるため、工程を簡略化することができる。

【選択図】 図1

特願 2003-386022

出願人履歴情報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日

[変更理由] 新規登録

住所 神奈川県厚木市長谷398番地
氏名 株式会社半導体エネルギー研究所